

I²C BUS 制御 5入力2出力AVスイッチ Monolithic IC MM1495

概要

本ICは、TV用に開発したI²C BUS制御による5入力2出力のAVスイッチです。
本ICは、S2規格・セネレック規格に対応しています。

特長

- (1) I²C BUSによるシリアルコントロール
- (2) 入力5系統、出力2系統(入力5系統中2系統は、コンポジットまたはY共用)
- (3) 同期分離回路内蔵
- (4) Y/C MIX回路内蔵
- (5) ビデオ系とオーディオ系のスイッチは独立してコントロール可能
- (6) ビデオ系とオーディオ系に6dBアンプ内蔵
- (7) オーディオ入力端子に外付け抵抗を付けることで出力電圧利得の可変が可能
- (8) スレーブアドレスの変更が可能: 90H or 92H
- (9) 3値判別機能内蔵

パッケージ

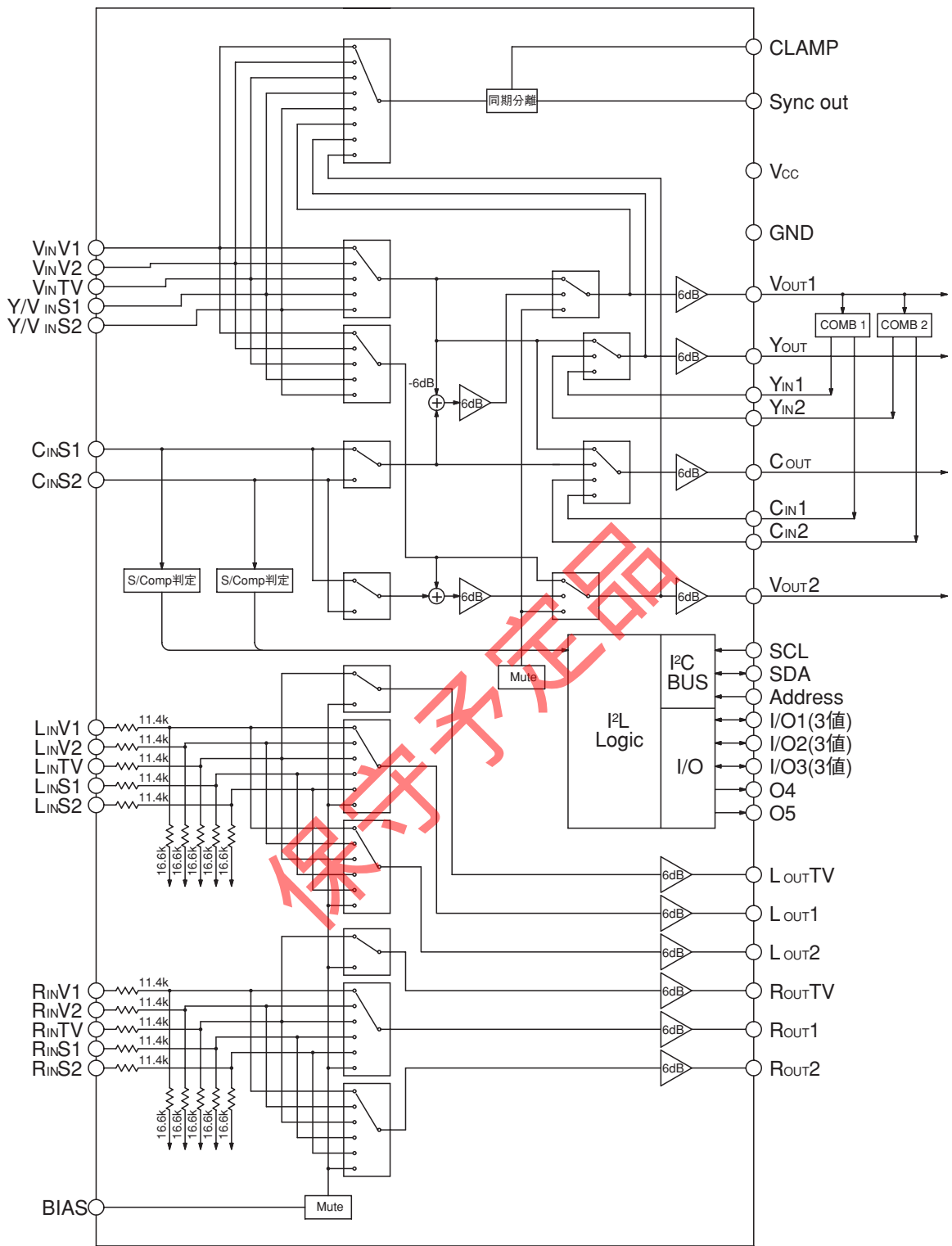
SOP-44A (MM1495XF)

用途

- (1) TV
- (2) その他映像機器

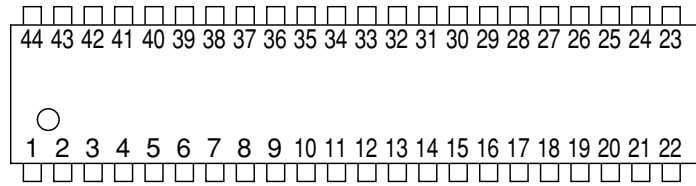
保存予定品

ブロック図



端子接続図

代表機種:MM1495XF



SOP-44A

1	L _{IN} TV	12	L _{IN} S2	23	SCL	34	C _{IN} 2
2	R _{IN} TV	13	Y/V _{IN} S2	24	SDA	35	L _{OUT} 2
3	V _{IN} TV	14	R _{IN} S2	25	CLAMP	36	Y _{IN} 1
4	L _{IN} V1	15	C _{IN} S2	26	BIAS	37	V _{CC}
5	R _{IN} V1	16	I/O 2	27	Address	38	C _{IN} 1
6	V _{IN} V1	17	L _{IN} V2	28	R _{OUT} TV	39	R _{OUT} 1
7	L _{IN} S1	18	R _{IN} V2	29	L _{OUT} TV	40	V _{OUT} 1
8	Y/V _{IN} S1	19	V _{IN} V2	30	V _{OUT} 2	41	L _{OUT} 1
9	R _{IN} S1	20	I/O 3	31	GND	42	Y _{OUT}
10	C _{IN} S1	21	O4	32	Y _{IN} 2	43	O5
11	I/O 1	22	Sync _{OUT}	33	R _{OUT} 2	44	C _{OUT}

端子説明

ピンNo.	端子名	機能	内部等価回路図
1 2 4 5 7 9 12 14 17 18	L _{IN} TV R _{IN} TV L _{IN} V1 R _{IN} V1 L _{IN} S1 R _{IN} S1 L _{IN} S2 R _{IN} S2 L _{IN} V2 R _{IN} V2	音声入力	
3 6 8 13 19 32 36	V _{IN} TV V _{IN} V1 Y/V _{IN} S1 Y/V _{IN} S2 V _{IN} V2 Y _{IN} 2 Y _{IN} 1	映像入力 (Composite or Y) ※Sync tip clamp	

ピンNo.	端子名	機能	内部等価回路図
10 15	C _{IN} S1 C _{IN} S2	S判別付クロマ入力	
11 16 20	I/O1 I/O2 I/O3	入出力ポート	
31	GND	GND	
37	V _{CC}	V _{CC}	
21 43	O4 O5	出力ポート	
22	Sync out	同期分離出力	
23	SCL	I ² C bus CLK入力	

ピンNo.	端子名	機能	内部等価回路図
24	SDA	I ² C bus DATA入力	
27	Address	アドレス選択	
25	CLAMP	クランプコンデンサ	
26	BIAS	バイアス	
28 29 33 35 39 41	RoutTV LoutTV Rout2 Lout2 Rout1 Lout1	音声出力	

保守予定品

ピンNo.	端子名	機能	内部等価回路図
30 40	Vout2 Vout1	映像出力 (Composite)	
34 38	CIN2 CIN1	コム分離クロマ入力	
42	YOUT	輝度出力	
44	COU	クロマ出力	

最大定格

(Ta=25°C)

項目	記号	定格	単位
保存温度	T _{STG}	-40~+125	°C
動作温度	T _{OPR}	-20~+75	°C
電源電圧	V _{CC max.}	12	V
許容損失	P _d	1100	mW

推奨動作条件

項目	記号	定格	単位
動作温度	T _{OPR}	-20~+75	°C
動作電圧	V _{OP}	+8~+10	V

電気的特性

代表機種: MM1495XF (特記なき場合Ta=25°C、V_{CC}=9V)

項目	記号	測定条件	最小	標準	最大	単位
消費電流	I _{CC}	無信号	41	58	75	mA
Terminal voltage						
映像入力	V _{VIN}	3, 6, 8, 10, 13, 15, 19, 32, 34, 36, 38 pin	3.9	4.2	4.5	V
コンジット映像出力	V _{VOUT}	30, 40 pin	1.9	2.1	2.3	V
S映像出力	V _{SOUT}	42, 44 pin	3.3	3.6	3.9	V
音声入力	V _{AIN}	1, 2, 4, 5, 7, 9, 12, 14, 17, 18 pin	3.2	3.5	3.8	V
音声出力	V _{AOUT}	28, 29, 33, 35, 39, 41 pin	3.8	4.1	4.4	V
Input impedance						
クロマ入力	Z _{CIN}	10, 15, 34, 38 pin	10	15	20	kΩ
音声L入力	Z _{LIN}	1, 4, 7, 12, 17 pin	22	28	34	kΩ
音声R入力	Z _{RIN}	2, 5, 9, 14, 18 pin	22	28	34	kΩ
Threshold level						
C _{IN} S1判別電圧	V _{thC1}		1.75	2.25	2.75	V
C _{IN} S2判別電圧	V _{thC2}		1.75	2.25	2.75	V
Address切替電圧	V _{thADR}		1.5	2.0	2.5	V
I/O1判別電圧	L	V _{th11L}	0.8	1.1	1.4	V
	H	V _{th11H}	2.70	2.85	3.00	V
I/O2判別電圧	L	V _{th12L}	0.8	1.1	1.4	V
	H	V _{th12H}	2.70	2.85	3.00	V
I/O3判別電圧	L	V _{th13L}	0.8	1.1	1.4	V
	H	V _{th13H}	2.70	2.85	3.00	V
V _{out1}						
電圧利得	G _{V1}	SIN wave: 1V 100kHz	5.5	6.0	6.5	dB
周波数特性	f _{v1}	SIN wave: 1V 10MHz/100kHz	-1.0	0.0	1.0	dB
微分利得	DG _{V1}	Staircase signal 1V	-3	0	3	%
微分位相	DP _{V1}	Staircase signal 1V	-3	0	3	°
入力ダイナミックレンジ	D _{V1}	SIN wave: 100kHz THD=1.0%	1.6	1.9		V
出力インピーダンス	Z _{V1}			(50)		Ω
クロストーク	CT _{V1}	use test circuit 2 3.58MHz, 1V		-60	-55	dB

項目	記号	測定条件	最小	標準	最大	単位
V_{OUT2}						
電圧利得	G _{V2}	SIN wave:1V 100kHz	5.5	6.0	6.5	dB
周波数特性	f _{V2}	SIN wave:1V 10MHz/100kHz	-1.0	0.0	1.0	dB
微分利得	DG _{V2}	Staircase signal 1V	-3	0	3	%
微分位相	DP _{V2}	Staircase signal 1V	-3	0	3	°
入力ダイナミックレンジ	D _{V2}	SIN wave:100kHz THD=1.0%	1.6	1.9		V
出力インピーダンス	Z _{V2}			(50)		Ω
クロストーク	CT _{V2}	use test circuit 2 3.58MHz, 1V		-60	-55	dB
Y_{OUT}						
電圧利得	G _{Y1}	SIN wave:1V 100kHz	5.5	6.0	6.5	dB
周波数特性	f _{Y1}	SIN wave:1V 10MHz/100kHz	-1.0	0.0	1.0	dB
微分利得	DG _{Y1}	Staircase signal 1V	-3	0	3	%
微分位相	DP _{Y1}	Staircase signal 1V	-3	0	3	°
入力ダイナミックレンジ	D _{Y1}	SIN wave:100kHz THD=1.0%	1.6	1.9		V
クロストーク	CT _{Y1}	use test circuit 2 3.58MHz, 1V		-60	-55	dB
C_{OUT}						
電圧利得	G _{C1}	SIN wave:1V 100kHz	5.5	6.0	6.5	dB
周波数特性	f _{C1}	SIN wave:1V 10MHz/100kHz	-1.0	0.0	1.0	dB
微分利得 (Note.1)	DG _{C1}	Staircase signal 1V	-3	0	3	%
微分位相 (Note.1)	DP _{C1}	Staircase signal 1V	-3	0	3	°
入力ダイナミックレンジ	D _{C1}	SIN wave:100kHz THD=1.0%	2.75	3.25		V
クロストーク	CT _{C1}	use test circuit 2 3.58MHz, 1V		-60	-55	dB
Sync out						
同期分離レベル	V _{SEPA}		30	60	90	mV
Sync out出力電圧	L	V _{SOL}	Sync out:sink 2mA		0.4	V
	H	V _{SOH}	4.8			V
L_{OUT1}						
電圧利得	G _{L1}	SIN wave:1V(※1) 1kHz	1.0	1.5	2.0	dB
周波数特性	f _{L1}	SIN wave:1V(※1) 1MHz/1kHz	-1.0	0.0	1.0	dB
全高調波歪率	THD _{L1}	SIN wave:1V(※1) 1kHz		0.03	0.1	%
出力オフセット電圧	V _{OFFL1}	DC offset at the switching time	-30	0	30	mV
出力ダイナミックレンジ	D _{L1}	SIN wave:1kHz THD=0.5%	2.6	2.8		V(※1)
クロストーク	CT _{L1}	1kHz, 1V(※1)		-90	-80	dB
リップルリジェクション	RR _{L1}	At 2.2kΩ terminal V _{CC} =9V+0.3V (100Hz:SIN wave)		-45	-40	dB
R_{OUT1}						
電圧利得	G _{R1}	SIN wave:1V(※1) 1kHz	1.0	1.5	2.0	dB
周波数特性	f _{R1}	SIN wave:1V(※1) 1MHz/1kHz	-1.0	0.0	1.0	dB
全高調波歪率	THD _{R1}	SIN wave:1V(※1) 1kHz		0.03	0.1	%
出力オフセット電圧	V _{OFFR1}	DC offset at the switching time	-30	0	30	mV
出力ダイナミックレンジ	D _{R1}	SIN wave:1kHz THD=0.5%	2.6	2.8		V(※1)
クロストーク	CT _{R1}	1kHz, 1V(※1)		-90	-80	dB
リップルリジェクション	RR _{R1}	At 2.2kΩ terminal V _{CC} =9V+0.3V (100Hz:SIN wave)		-45	-40	dB

項目	記号	測定条件	最小	標準	最大	単位
Lout2						
電圧利得	GL2	SIN wave:1V(※1) 1kHz	1.0	1.5	2.0	dB
周波数特性	fL2	SIN wave:1V(※1) 1MHz/1kHz	-1.0	0.0	1.0	dB
全高調波歪率	THDL2	SIN wave:1V(※1) 1kHz		0.03	0.1	%
出力オフセット電圧	VOFFL2	DC offset at the switching time	-30	0	30	mV
出力ダイナミックレンジ	DL2	SIN wave: 1kHz THD=0.5%	2.6	2.8		V(※1)
クロストーク	CTL2	1kHz, 1V(※1)		-90	-80	dB
リップルリジクション	RRL2	At 2.2kΩ terminal VCC=9V+0.3V (100Hz:SIN wave)		-45	-40	dB
Rout2						
電圧利得	GR2	SIN wave:1V(※1) 1kHz	1.0	1.5	2.0	dB
周波数特性	fr2	SIN wave:1V(※1) 1MHz/1kHz	-1.0	0.0	1.0	dB
全高調波歪率	THDR2	SIN wave:1V(※1) 1kHz		0.03	0.1	%
出力オフセット電圧	VOFFR2	DC offset at the switching time	-30	0	30	mV
出力ダイナミックレンジ	DR2	SIN wave: 1kHz THD=0.5%	2.6	2.8		V(※1)
クロストーク	CTR2	1kHz, 1V(※1)		-90	-80	dB
リップルリジクション	RRR2	At 2.2kΩ terminal VCC=9V+0.3V (100Hz:SIN wave)		-45	-40	dB
LoutTV						
電圧利得	GLTV	SIN wave:1V(※1) 1kHz	1.0	1.5	2.0	dB
周波数特性	fLTV	SIN wave:1V(※1) 1MHz/1kHz	-1.0	0.0	1.0	dB
全高調波歪率	THDLTV	SIN wave:1V(※1) 1kHz		0.03	0.1	%
出力オフセット電圧	VOFFLTV	DC offset at the switching time	-30	0	30	mV
出力ダイナミックレンジ	DLTV	SIN wave: 1kHz THD=0.5%	2.6	2.8		V(※1)
クロストーク	CTLTV	1kHz, 1V(※1)		-90	-80	dB
リップルリジクション	RRLTV	At 2.2kΩ terminal VCC=9V+0.3V (100Hz:SIN wave)		-45	-40	dB
RoutTV						
電圧利得	GRTV	SIN wave:1V(※1) 1kHz	1.0	1.5	2.0	dB
周波数特性	fRTV	SIN wave:1V(※1) 1MHz/1kHz	-1.0	0.0	1.0	dB
全高調波歪率	THDRTV	SIN wave:1V(※1) 1kHz		0.03	0.1	%
出力オフセット電圧	VOFFRTV	DC offset at the switching time	-30	0	30	mV
出力ダイナミックレンジ	DRTV	SIN wave: 1kHz THD=0.5%	2.6	2.8		V(※1)
クロストーク	CTRTV	1kHz, 1V(※1)		-90	-80	dB
リップルリジクション	RRRTV	At 2.2kΩ terminal VCC=9V+0.3V (100Hz:SIN wave)		-45	-40	dB

項目	記号	測定条件	最小	標準	最大	単位
I ² C condition (Note.2)						
Input voltage L	V _{IL}		0.0		1.5	V
Input voltage H	V _{IH}		3.0		5.0	V
Low level output voltage	V _{OL}	SDA sink 3mA	0.0		0.4	V
High level input current	I _{IH}	SDA, SCL=4.5V	-10		10	μA
Low level input current	I _{IL}	SDA, SCL=0.4V	-10		10	μA
Clock frequency	f _{SCL}				100	kHz
Data transfer wait time	t _{BUF}		4.7			μs
SCL start hold time	t _{HD:STA}		4.0			μs
SCL low level hold time	t _{LOW}		4.7			μs
SCL high level hold time	t _{HIGH}		4.0			μs
SCL start setup time	t _{SU:STA}		4.7			μs
SDA data hold time	t _{HD:DAT}		200			ns
SDA data setup time	t _{SU:DAT}		250			ns
SCL rise time	t _R				1000	ns
SCL fall time	t _F				300	ns
SCL stop setup time	t _{SU:STO}		4.0			μs

()内は設計保証値

(※1)実効値

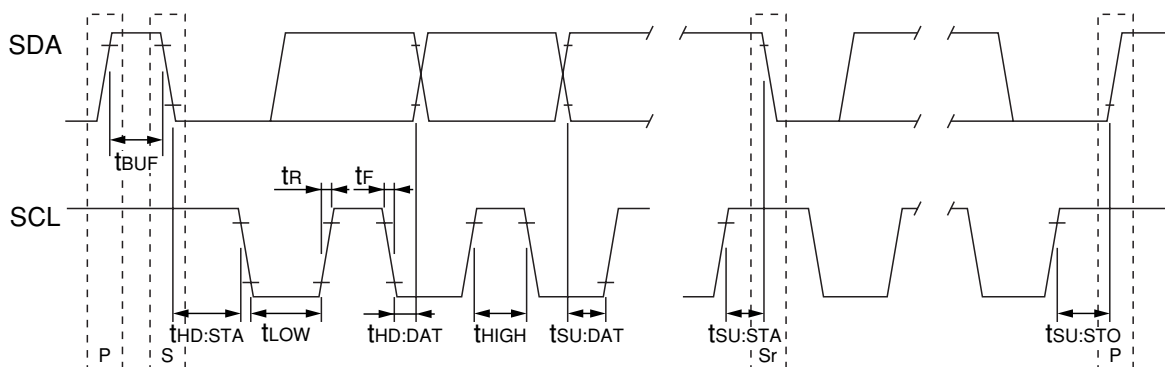
注1: Cout微分利得、微分位相について

クロマ出力端子C_{OUT}に輝度信号が残るケースとしては、

- (1) Vスルーモード選択時
- (2) コムフィルタ分離特性でC_{IN1}, C_{IN2}入力に輝度が残る場合

の2通りを想定して規定しています。従って、C_{OUT}端子での微分利得・微分位相特性の測定は上記モードで行って下さい。

注2: I²C condition

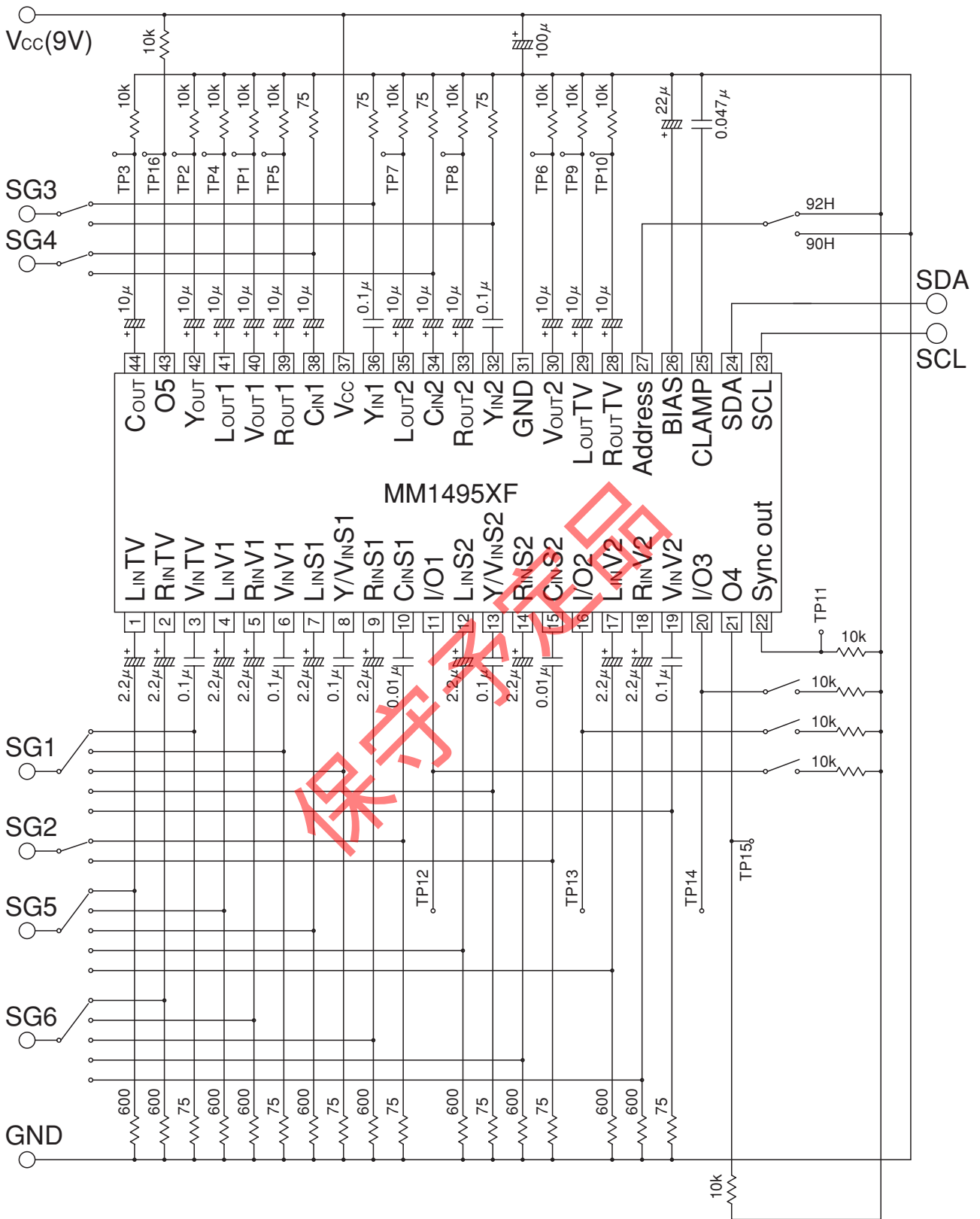


注3:映像入力について

V_{IN1}, V_{IN2}, V_{INTV}, Y/V_{IN1}, Y/V_{IN2}, Y_{IN1}, Y_{IN2}の各入力はシンクチップクランプです。

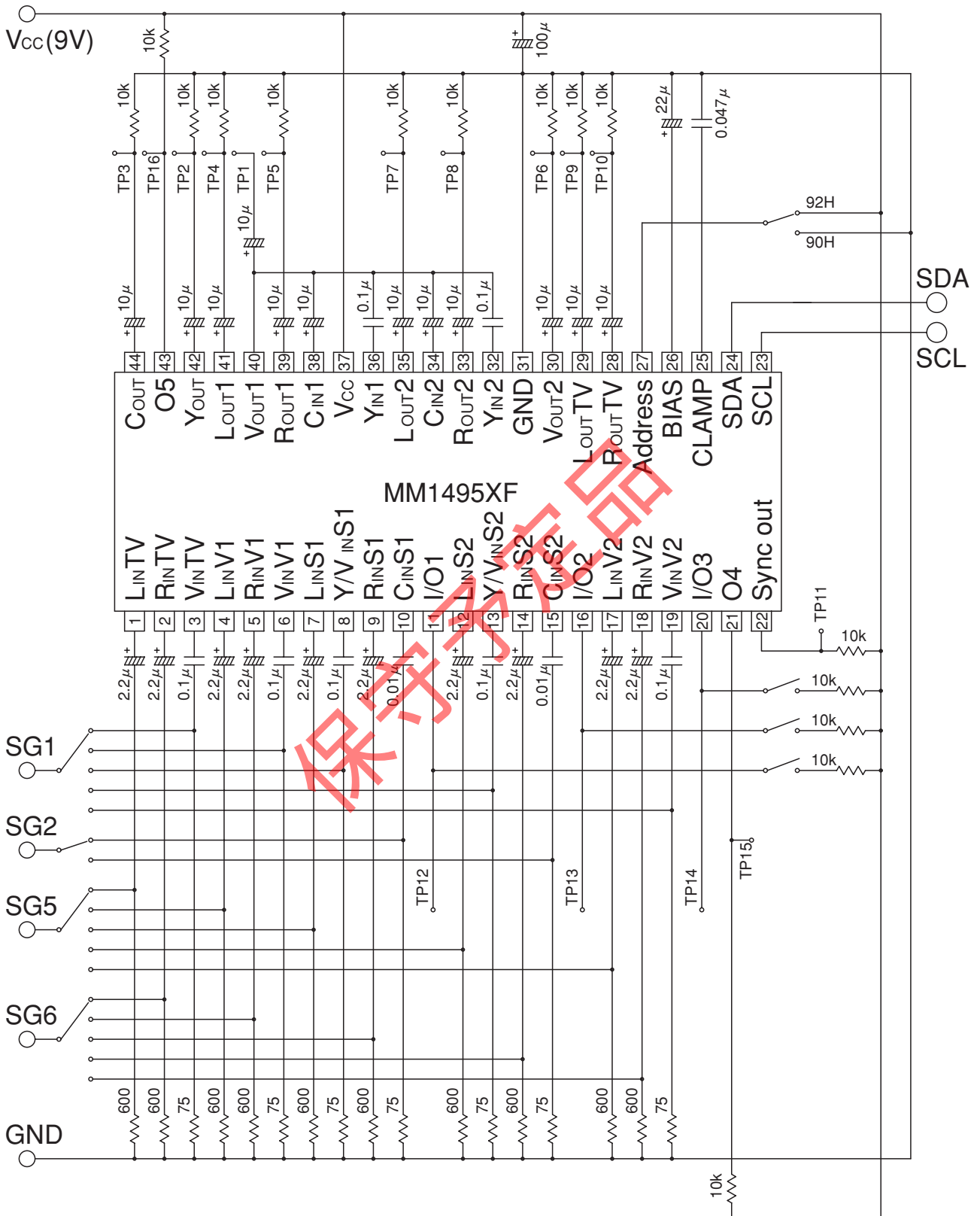
一方、C_{IN1}, C_{IN2}はクランプ無し入力です。

測定回路図1



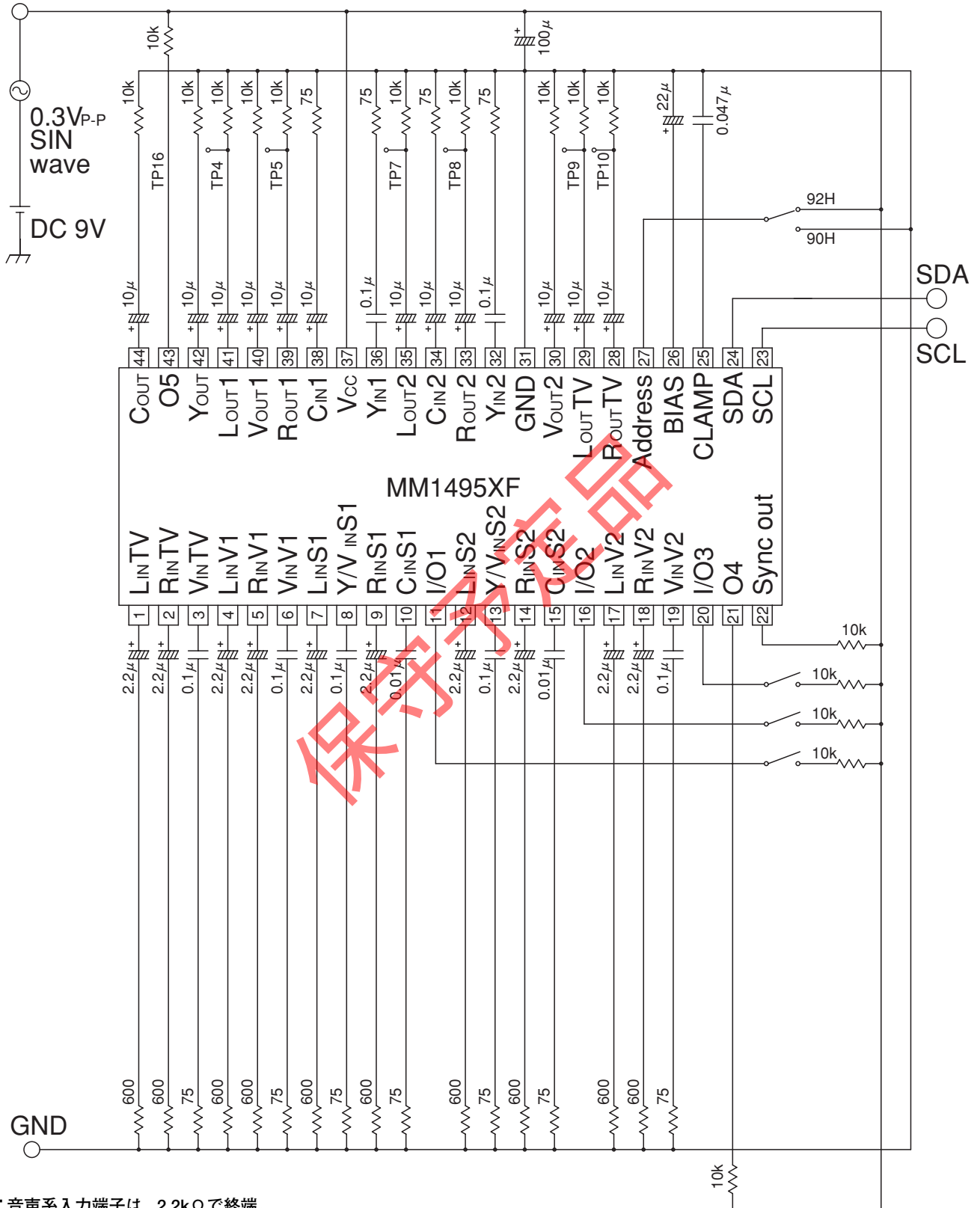
測定回路図2

クロストーク測定用



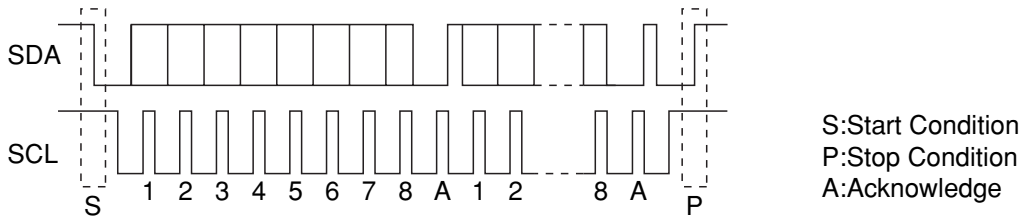
測定回路図3

リップルリジェクション測定用



注：音声系入力端子は、2.2kΩで終端。

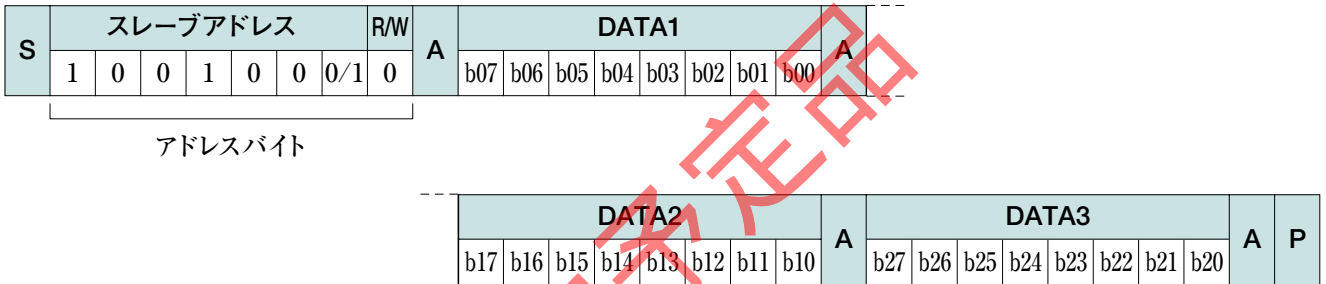
I²C BUS



I²C BUSはSDA, SCLの2ラインでデータ転送を行う機器内バスシステムです。データ転送は1バイト単位で行われ、各バイト終了後の確認応答が入ります。Start conditionからMSBファーストで送受信が行われます。

【コントロールレジスタ】

コントロールレジスタはMM1495のスイッチ状態を決めるため、マスターより送信されるデータです。データフォーマットは下図の様に設定されています。



アドレスバイトの内、先頭の7ビットはスレーブアドレスに、残りの1ビットがR/Wビットに割り付けられます。コントロールレジスタとして使用する場合は、R/Wを0に割り付けて下さい。また、MM1495ではADR端子の状態により、アドレス90Hと92Hを選択することができます。ADR端子をLに設定するとアドレスは90Hとなります。コントロールレジスタの各ビットとスイッチの制御内容の関係は下図の様に決めてあります。コントロールレジスタの各ビットは電源投入時に0にリセットされます。

No.	DATA condition							
DATA1	b07	b06	b05	b04	b03	b02	b01	b00
	Y/C select		Mute			Main V select		
	Y, C _{IN1/2}	Y, C _{OUT}	Lout1 Rout1	Vout1				
DATA2	b17	b16	b15	b14	b13	b12	b11	b10
			Mute			Sub V select		
			LoutTV RoutTV	Lout2 Rout2	Vout2			
DATA3	b27	b26	b25	b24	b23	b22	b21	b20
	Output port select					Sync sepa select		
	O5	O4	O3	O2	O1			

MM1495ではアドレスバイトとコントロールデータ3バイトの4バイト構成で制御が行われます。過長データ(5バイト目以降)については全て無視するようになっています。スイッチ制御の詳細は別途添付の制御表を参照下さい。

スイッチ制御表

Main V select

Mode		Output	S detect		Bus data		
Input	S/V		CS2	CS1	Main select		
		V _{out1}			b02	b01	b00
S2	V	Y/V _{IN} S2	Low	※	1	1	0
	S	Y/V _{IN} S2 +C _{IN} S2	Open				
	FV	Y/V _{IN} S2					
S1	V	Y/V _{IN} S1	※	Low	1	0	0
	S	Y/V _{IN} S1 + C _{IN} S1		Open			
	FV	Y/V _{IN} S1					
V2	V	V _{IN} V2	※	※	0	1	1
V1	V	V _{IN} V1	※	※	0	1	0
TV	V	V _{IN} TV	※	※	0	0	※

※: Don't care

Main L / R select

Mode	Output		Bus data		
	L _{out1}	R _{out1}	Main select		
Input	L _{IN} 1	R _{IN} 1	b02	b01	b00
S2	L _{IN} S2	R _{IN} S2	1	1	※
S1	L _{IN} S1	R _{IN} S1	1	0	※
V2	L _{IN} V2	R _{IN} V2	0	1	1
V1	L _{IN} V1	R _{IN} V1	0	1	0
TV	L _{IN} TV	R _{IN} TV	0	0	※

Main Y/C select

Mode		Output		Main V select mode		Bus data	
Input	Through	Y _{out}	C _{out}			Y/C select	
		Y _{IN}	C _{IN}			b05	b06
S2	Y/C _{IN}	Y _{IN} 1	C _{IN} 1	S2	V or FV	0	0
		Y _{IN} 2	C _{IN} 2				1
	V through	Y/V _{IN} S2	Y/V _{IN} S2			1	※
	S through	Y/V _{IN} S2	C _{IN} S2		S	※	※
S1	Y/C _{IN}	Y _{IN} 1	C _{IN} 1	S1	V or FV	0	0
		Y _{IN} 2	C _{IN} 2				1
	V through	Y/V _{IN} S1	Y/V _{IN} S1			1	※
	S through	Y/V _{IN} S1	C _{IN} S1		S	※	※
V2	Y/C _{IN}	Y _{IN} 1	C _{IN} 1	V2	V	0	0
		Y _{IN} 2	C _{IN} 2				1
	V through	V _{IN} V2	V _{IN} V2			1	※
V1	Y/C _{IN}	Y _{IN} 1	C _{IN} 1	V1	V	0	0
		Y _{IN} 2	C _{IN} 2				1
	V through	V _{IN} V1	V _{IN} V1			1	※
TV	Y/C _{IN}	Y _{IN} 1	C _{IN} 1	TV	V	0	0
		Y _{IN} 2	C _{IN} 2				1
	V through	V _{IN} TV	V _{IN} TV			1	※

■ Sub V select

Mode		Output	S detect		Bus data		
Input	S/V		CS2	CS1	Main select		
		V _{OUT2}			b12	b11	b10
S2	V	Y/V _{INS2}	Low	※	1	1	0
	S	Y/V _{INS2} +C _{INS2}	Open				
	FV	Y/V _{INS2}					1
S1	V	Y/V _{INS1}	※	Low	1	0	0
	S	Y/V _{INS1} +C _{INS1}		Open			
	FV	Y/V _{INS1}					1
V2	V	V _{INV2}	※	※	0	1	1
V1	V	V _{INV1}	※	※	0	1	0
TV	V	V _{INTV}	※	※	0	0	※

■ Sub L / R select

Mode	Output		Bus data		
	L _{OUT2}	R _{OUT2}	Sub select		
Input	L _{IN2}	R _{IN2}	b12	b11	b10
S2	L _{INS2}	R _{INS2}	1	1	※
S1	L _{INS1}	R _{INS1}	1	0	※
V2	L _{INV2}	R _{INV2}	0	1	1
V1	L _{INV1}	R _{INV1}	0	1	0
TV	L _{INTV}	R _{INTV}	0	0	※

■ Video mute

Mode		Bus data	
Output	Mute	Video mute	
		b03	b13
V _{OUT1}	ON	0	※
	OFF	1	
V _{OUT2}	ON	※	0
	OFF		1

■ Audio mute

Mode		Bus data		
Output	Mute	Audio mute		
		b04	b14	b15
L _{OUT1}	ON	0	※	※
R _{OUT1}	OFF	1		
L _{OUT2}	ON	※	0	※
R _{OUT2}	OFF		1	
L _{OUTTV}	ON	※	※	0
R _{OUTTV}	OFF			1

■ Sync sepa select

Mode		Output	Bus data		
			Sync sepa select		
			b22	b21	b20
Video input	S2	Y/V _{IN} S2	1	1	0
	S1	Y/V _{IN} S1	1	0	0
	V2	V _{IN} V2	0	1	1
	V1	V _{IN} V1	0	1	0
	TV	V _{IN} TV	0	0	0
Video output	V _{OUT} 2	V _{OUT} 2	1	1	1
	V _{OUT} 1	V _{OUT} 1	1	0	1
	Y _{OUT}	Y _{OUT}	0	0	1

■ Output port switching

Mode		Bus data				
		Output port switching				
Port	Condition	b27	b26	b25	b24	b23
I/O1	Open	※	※	※	※	0
	Low					1
I/O2	Open	※	※	※	0	※
	Low				1	
I/O3	Open	※	※	0	※	※
	Low			1		
O4	Open	※	0	※	※	※
	Low		1			
O5	Open	0	※	※	※	※
	Low	1				

【ステータスレジスタ】

ステータスレジスタはデバイスの状態をマスターへ知らせるためのレジスタです。
データフォーマットは下図のように設定されています。

S	スレーブアドレス							R/W	A	ステータスレジスタ								NA	P
	1	0	0	1	0	0	0/1			1	b37	b36	b35	b34	b33	b32	b31		
アドレスバイト								デバイスステータス											

アドレスバイトの内、先頭の7ビットはスレーブアドレスに、残りの1ビットがR/Wビットに割り付けられます。
ステータスレジスタとして使用する場合は、R/Wを1に割り付けて下さい。
また、MM1495ではADR端子の状態により、アドレス91Hと93Hを選択することが出来ます。
ADR端子をLに設定するとアドレスは91Hとなります。
ステータスレジスタ終了後の確認応答はノンアクノリッジとして下さい。
ステータスレジスタによる出力データは下図の構成になっています。

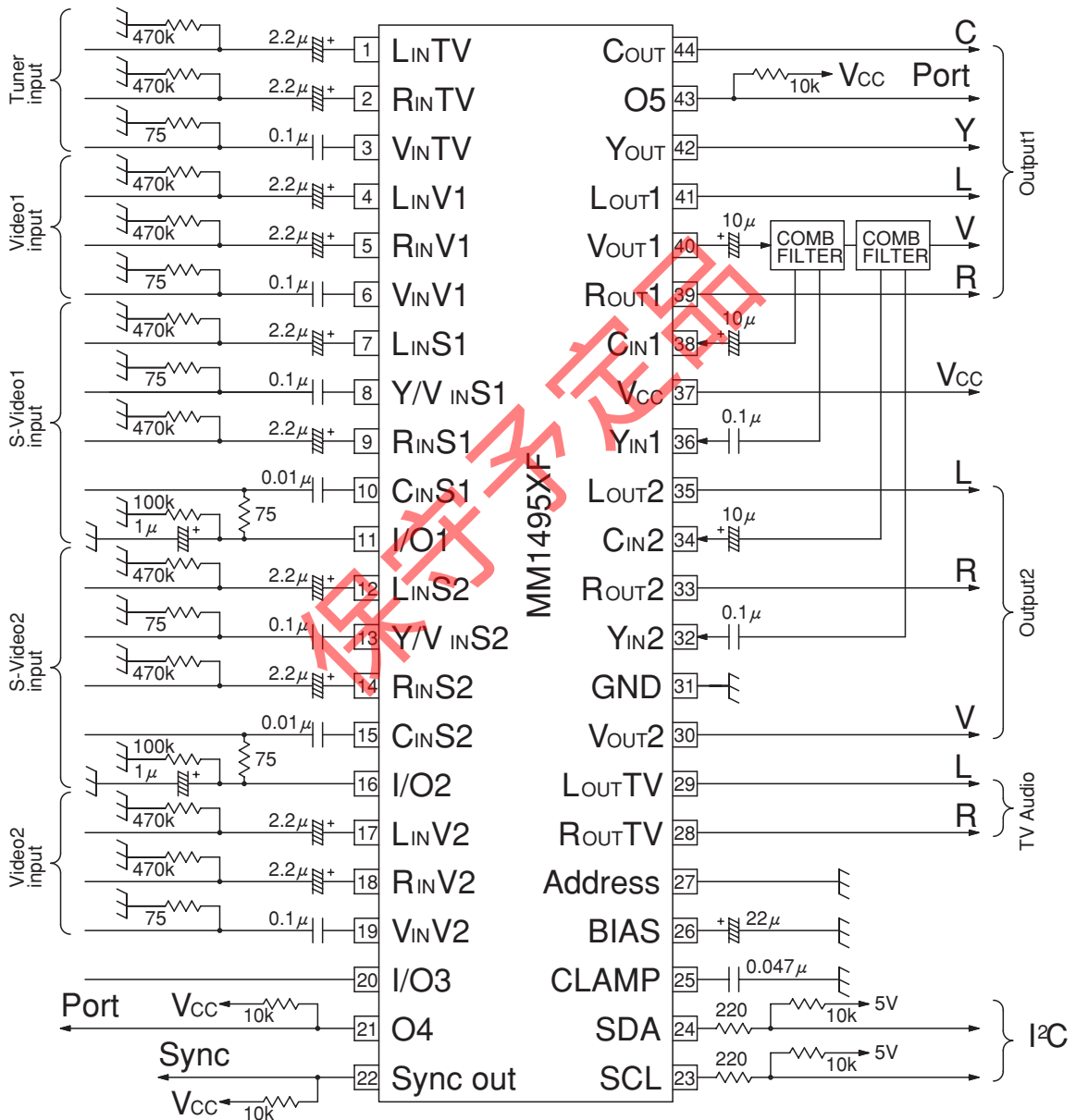
b37	b36	b35	b34	b33	b32	b31	b30
Input port detect						S detect	
I/O3 Low	I/O3 High	I/O2 Low	I/O2 High	I/O1 Low	I/O1 High	C _{IN} S2	C _{IN} S1

{ Input port detect: I/O1~3を3値判別し下記表の組み合わせを返します。
 { S detect: C_{IN}S1, C_{IN}S2端子のDCレベルを判定しS入力の検出をします。

I/O1~3端子の電圧	I/O Low	I/O High
DC ≤ 0.8V	1	1
1.4V ≤ DC ≤ 2.7V	1	0
3.0V ≤ DC	0	0

C _{IN} S _n condition	b31 or b30
Internal voltage	1
DC < 1.75V	0

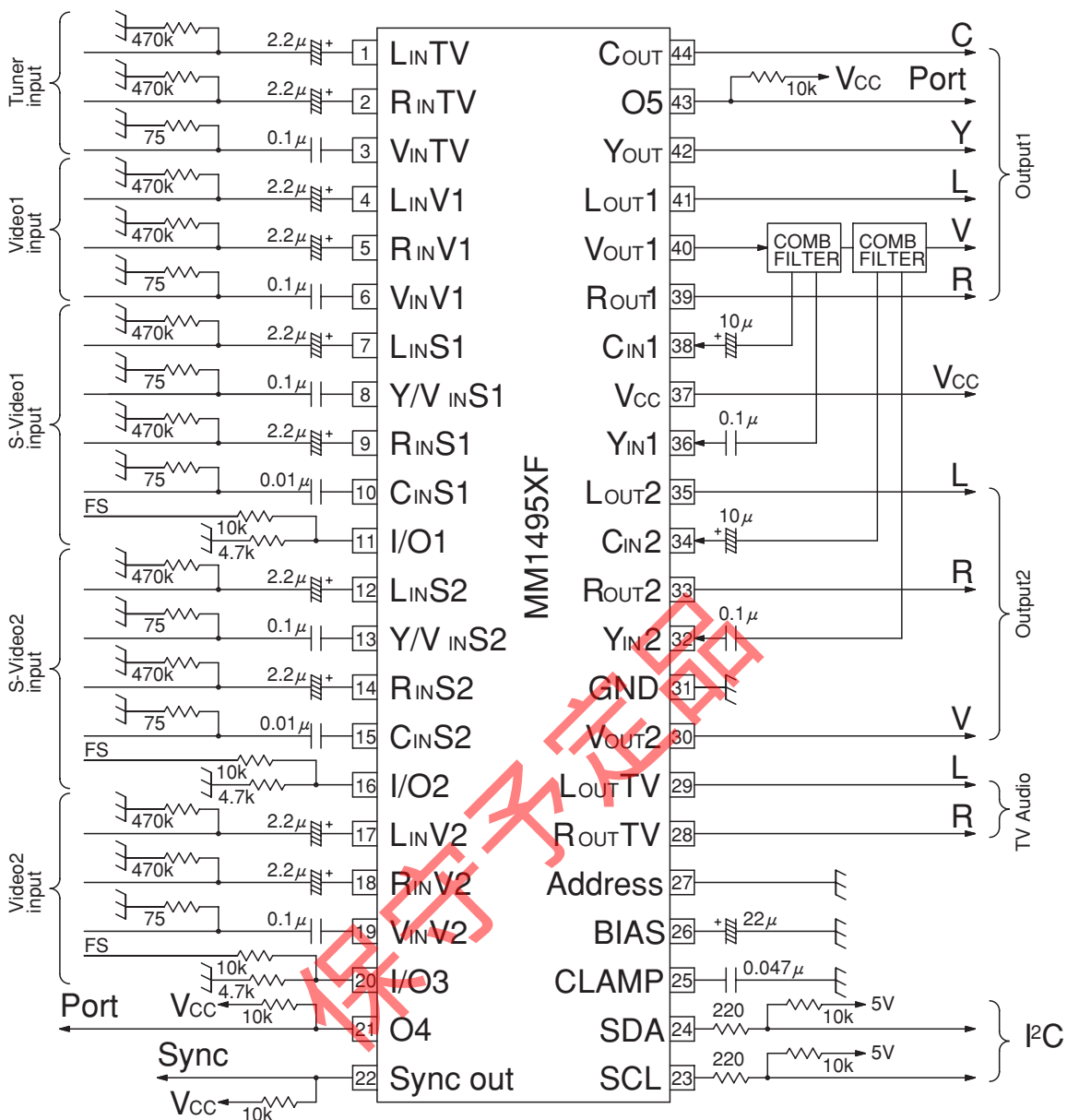
応用回路図1



注:

- (1) V_{OUT}は2.1V, C_{IN}は4.2Vに設定されています。
 コムフィルターのバイアスによっては電解コンデンサの極性が異なる場合がありますのでご注意ください。
- (2) C_{IN}1, C_{IN}2のカップリングコンデンサはコムフィルタ特性により輝度成分が残っている場合を想定し、10μFとしてあります。輝度成分が残らない場合は、0.01μFをお使い下さい。

応用回路図2



注:

- (1) VOUTは2.1V, CINは4.2Vに設定されています。
 コムフィルターのバイアスによっては電解コンデンサの極性が異なる場合がありますのでご注意ください。
- (2) CIN1, CIN2のカップリングコンデンサはコムフィルタ特性により輝度成分が残っている場合を想定し、10μFとしてあります。輝度成分が残らない場合は、0.01μFをお使い下さい。