

# DVDプレーヤ用映像信号ドライバIC Monolithic IC MM1566

'01.10.25

## 概要

本ICは、DVDプレーヤ用に開発した3chインタレース対応映像信号ドライバICです。  
DA変換時のノイズ成分を減衰するローパスフィルタと6dBアンプ・75Ω×3系統ドライバを内蔵しています。  
また、出力カップリングコンデンサ容量低減のためのSAG補正端子や出力端子部のESD保護素子の強化により外付けESD保護ダイオードの削減を可能としています。

## 特長

- (1) SAG補正端子付き
- (2) 75Ωドライバは3系統ドライブ可能
- (3) 4次のローパスフィルタ内蔵  
f特: 6.75MHz±1dB/27MHz-27dB min.
- (4) 6dBアンプ内蔵
- (5) パワーセーブ機能内蔵
- (6) S/N=80dB typ.(Y/C mix:74dB typ.)
- (7) 気中放電にて±15kVのESD保護耐圧 (IEC規格)
- (8) 各種映像信号に対応するモード選択端子有り

## パッケージ

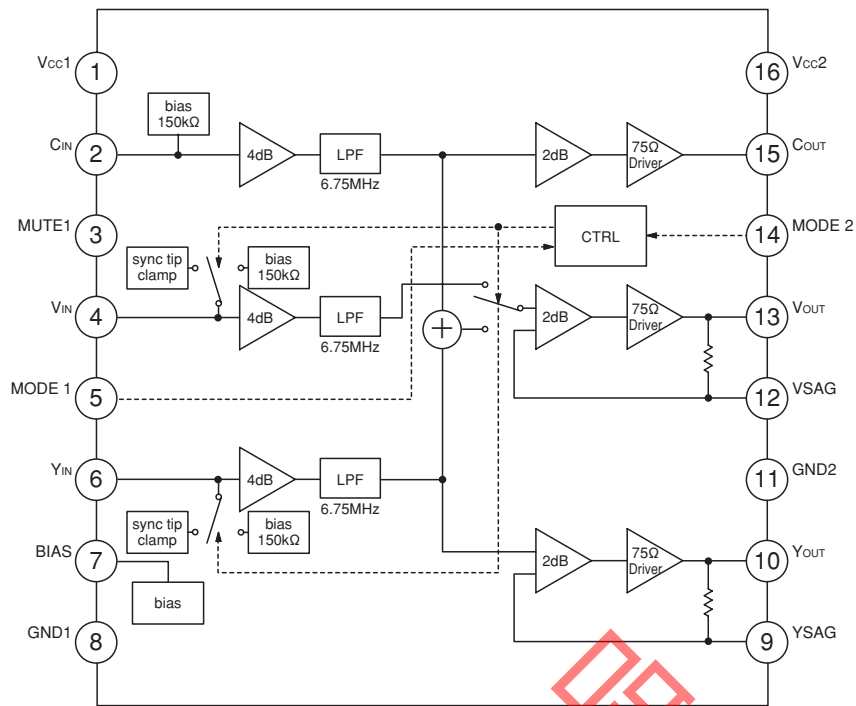
SOP-16C  
SSOP-16A  
TSOP-16A

## 用途

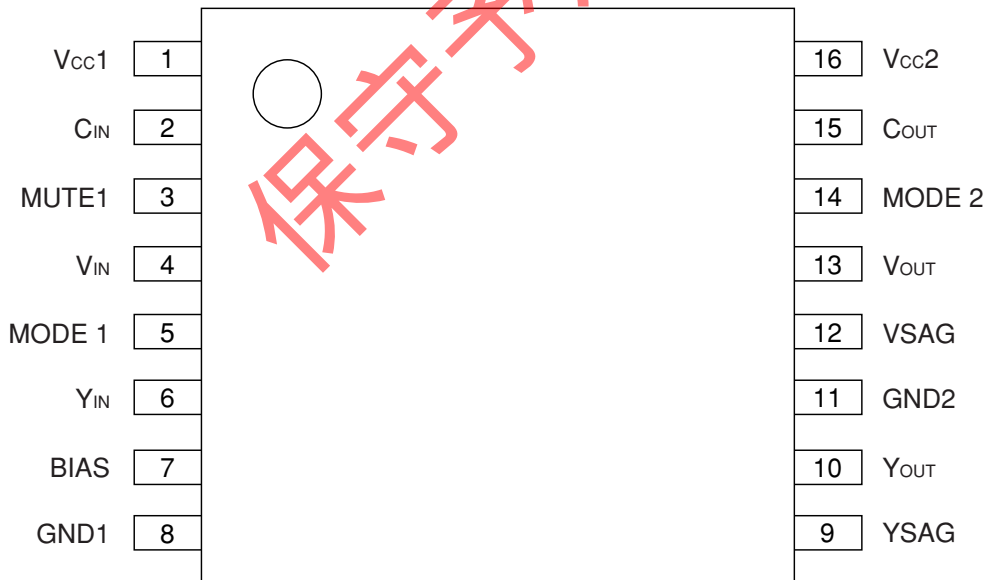
- (1) DVDプレーヤ
- (2) デジタルSTB
- (3) その他のデジタル映像機器

保守予定品

ブロック図



端子接続図



SOP-16C

1	V <sub>CC1</sub>	9	YSAG
2	C <sub>IN</sub>	10	Y <sub>OUT</sub>
3	MUTE1	11	GND2
4	V <sub>IN</sub>	12	VSAG
5	MODE 1	13	V <sub>OUT</sub>
6	Y <sub>IN</sub>	14	MODE 2
7	BIAS	15	C <sub>OUT</sub>
8	GND1	16	V <sub>CC2</sub>

端子説明

ピンNo.	端子名	機能	内部等価回路図
1 16	Vcc1 Vcc2	Vcc	
2	CIN	クロマ入力	
3	MUTE1	ミュート選択  Using of MUTE and POWER-SAVING.	
4 6	VIN YIN	映像入力  The input can select Sync tip clamp or Bias	
5 14	MODE1 MODE2	モード選択端子	

端子説明

ピンNo.	端子名	機能	内部等価回路図
7	BIAS	バイアス	
8 11	GND1 GND2	GND	
10 13		信号出力	
9 12		サゲ補正	
15	COUT	クロマ出力	

保守予定品

**最大定格**

(Ta=25°C)

項目	記号	定格	単位
保存温度	T <sub>STG</sub>	-65~+150	°C
動作温度	T <sub>OPR</sub>	-40~+85	°C
電源電圧	V <sub>CC max.</sub>	7	V
許容損失※1	Pd	1.0	W

注:※1 基板実装時の許容損失です。実装基板サイズ21.3×38.1×1.0mm

**推奨動作条件**

項目	記号	定格	単位
動作温度	T <sub>OPR</sub>	-40~+85	°C
動作電圧	V <sub>CCOP</sub>	4.5~5.5	V

**電気的特性**

(特記なき場合Ta=25°C、V<sub>CC</sub>=5V)

項目	記号	測定条件	最小	標準	最大	単位
消費電流1	I <sub>CC1</sub>	無信号	39	55	71	mA
消費電流2	I <sub>CC2</sub>	無信号 Mute1: ON	1	3	5	mA
バイアス入力	V <sub>INbias</sub>	バイアス選択時	1.9	2.4	2.9	V
クランプ入力	V <sub>INclamp</sub>	クランプ選択時	1.15	1.4	1.65	V
バイアス出力	V <sub>OUTbias</sub>	バイアス選択時		2.4		V
クランプ出力	V <sub>OUTclamp</sub>	クランプ選択時		1.1		V
制御端子入力電流	H I <sub>IHm</sub> ※2				350	μA
	L I <sub>IL</sub> ※2				35	μA
制御端子入力電圧	H V <sub>thHm</sub> ※2		2.1			V
	L V <sub>thLm</sub> ※2				0.7	V
入力インピーダンス	Z <sub>INbias</sub>	バイアス選択時	100	150	200	kΩ
電圧利得	G <sub>n</sub> ※3	S <sub>IN</sub> wave: 1V f=100kHz	5.7	6.0	6.3	dB
周波数特性1	f <sub>1n</sub> ※3	S <sub>IN</sub> wave: 1V 6.75MHz/100kHz	-1.0	0	1.0	dB
周波数特性2	f <sub>2n</sub> ※3	S <sub>IN</sub> wave: 1V 27MHz/100kHz		-40	-27	dB
微分利得	DG <sub>1~3</sub> ※3	Staircase signal 1V		0.6	1.0	%
微分位相	DP <sub>1~3</sub> ※3	Staircase signal 1V		0.6	1.0	°
出力ダイナミックレンジ	DR <sub>n</sub> ※3	S <sub>IN</sub> wave: 100kHz THD=1.0%	2.6	3.0		V
クロストーク	CT <sub>n</sub> ※3	f=4.43MHz, 1V		-60	-55	dB
S/N1	SN <sub>14.5</sub> ※3	BW: 100k~6MHz		-80		dB
S/N2	SN <sub>21~3</sub> ※3	BW: 100k~6MHz at MIX OUT		-74		dB
群遅延時間	t <sub>GDn</sub> ※3	at 100kHz		50		ns
群遅延時間偏差	Δt <sub>GDn</sub> ※3	to 3.58MHz		4		ns
		to 4.43MHz		7		ns
		to 6MHz		12		ns

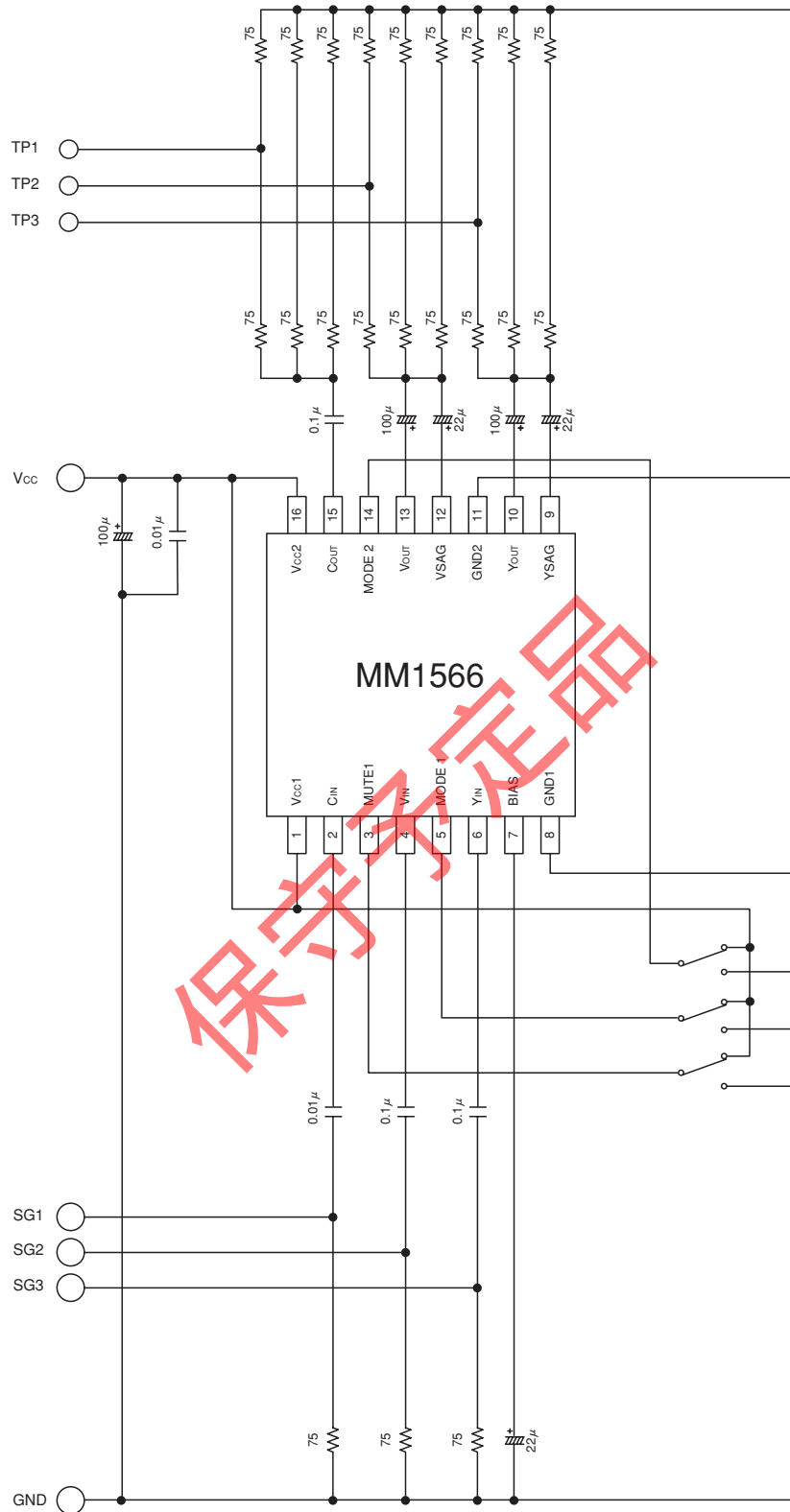
注:※2 添え数“m”は右表の端子を表す。

m	端子
1	MUTE1
2	MODE1
3	MODE2

注:※3 添え数“n”は右表の組み合わせを表す。

n	入力	出力
1	C <sub>IN</sub>	V <sub>OUT</sub>
2	V <sub>IN</sub>	
3	Y <sub>IN</sub>	
4	C <sub>IN</sub>	C <sub>OUT</sub>
5	Y <sub>IN</sub>	Y <sub>OUT</sub>

測定回路図



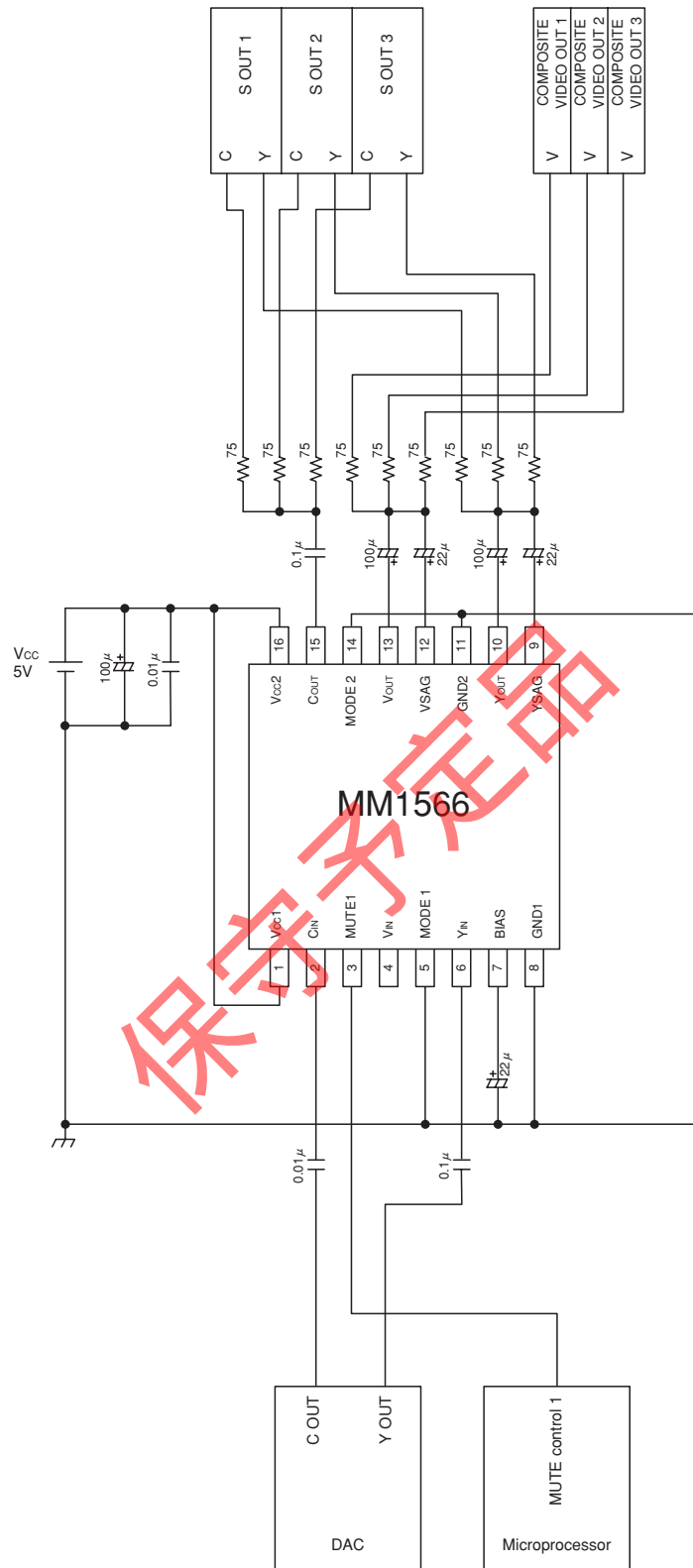
スイッチ制御表

	入力端子	入力信号 (入力クランプ)	出力信号	制御端子		
				MUTE1	MODE1	MODE2
1	MUTE	*	MUTE	Low	*	*
	C <sub>IN</sub>	C (bias)	C	High	Low	Low
	V <sub>IN</sub>		Composite Video (Y+C)			
	Y <sub>IN</sub>	Y (clamp)	Y			
2	MUTE	*	MUTE	Low	*	*
	C <sub>IN</sub>	C (bias)	C	High	High	Low
	V <sub>IN</sub>	Composite Video (clamp)	Composite Video			
	Y <sub>IN</sub>	Y (clamp)	Y			
3	MUTE	*	MUTE	Low	*	*
	C <sub>IN</sub>	Cr (bias)	Cr	High	Low	High
	V <sub>IN</sub>	Cb (bias)	Cb			
	Y <sub>IN</sub>	Y (clamp)	Y			
4	MUTE	*	MUTE	Low	*	*
	C <sub>IN</sub>	R (bias)	R	High	High	High
	V <sub>IN</sub>	G (bias)	G			
	Y <sub>IN</sub>	B (bias)	B			

\* : 指定なし

保守予定品

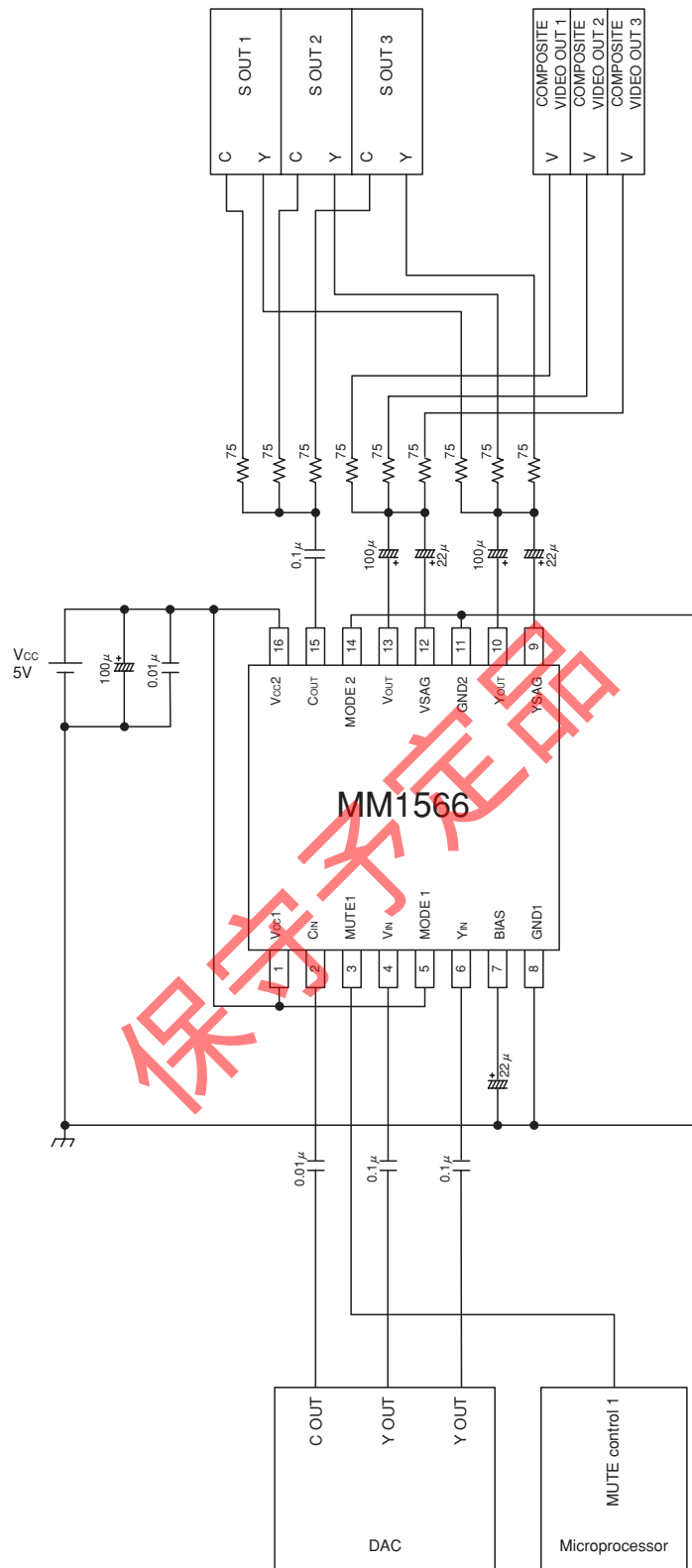
応用回路図1



注：基板設計の際には、電源のバイパスコンデンサはVcc2端子(16 PIN)のできるだけ近くに配置して下さい。

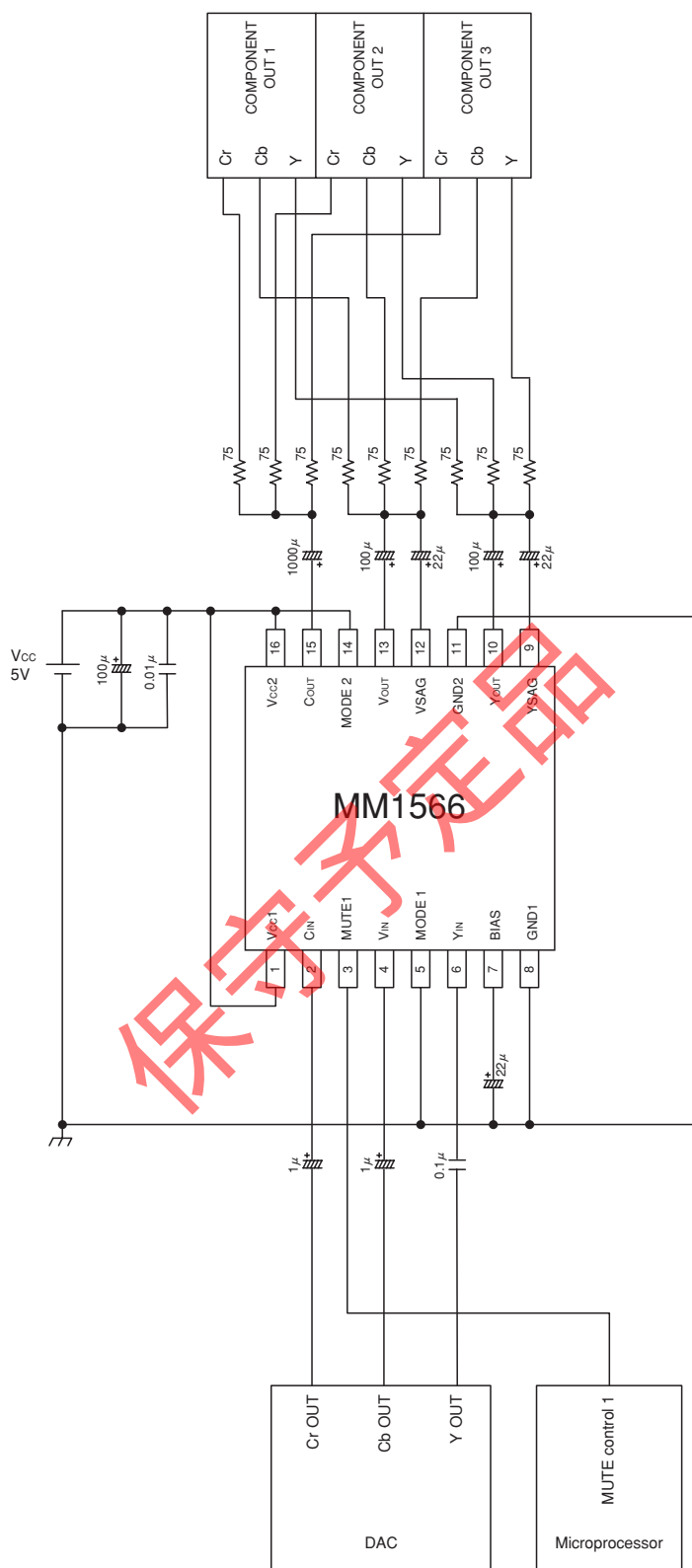


応用回路図2



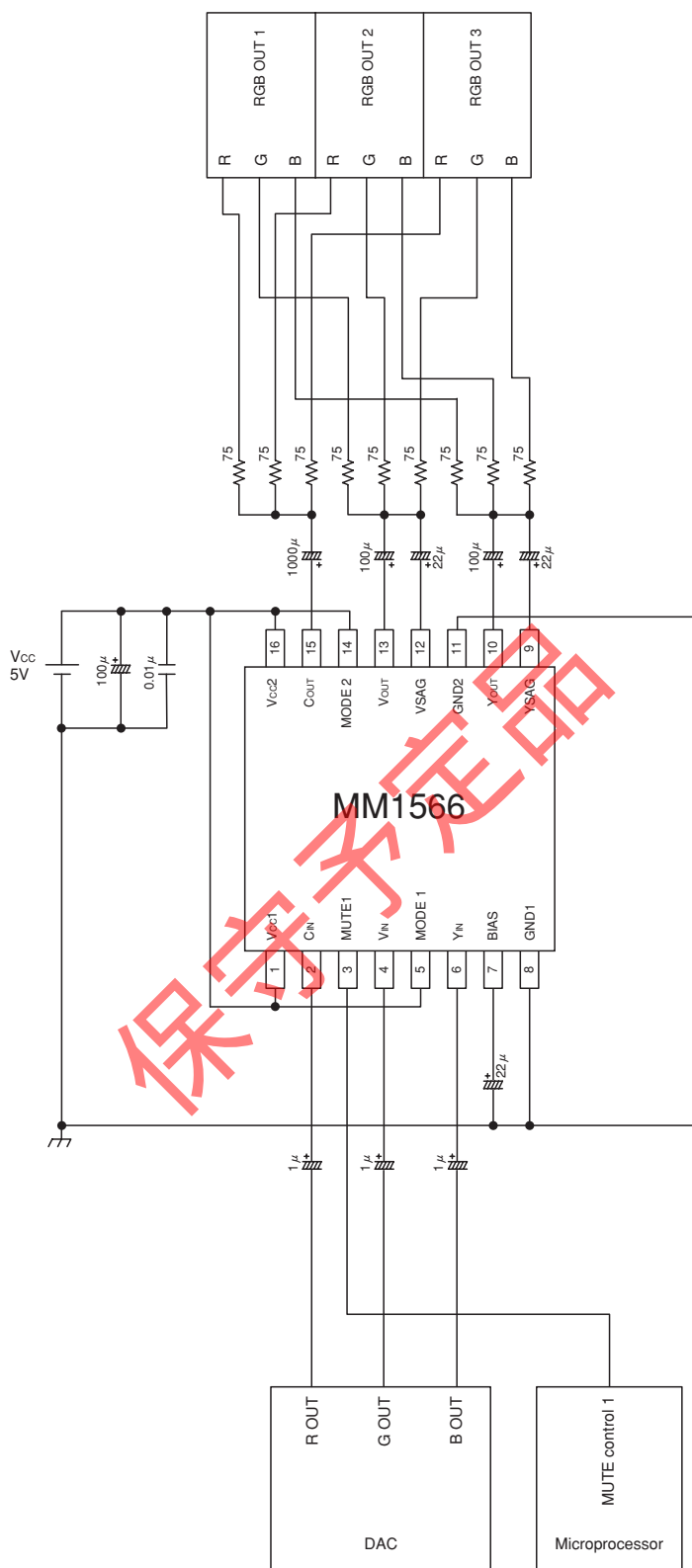
注：基板設計の際には、電源のバイパスコンデンサはVcc2端子(16 PIN)のできるだけ近くに配置して下さい。

応用回路図3



注：基板設計の際には、電源のバイパスコンデンサはVcc2端子(16 PIN)のできるだけ近くに配置して下さい。

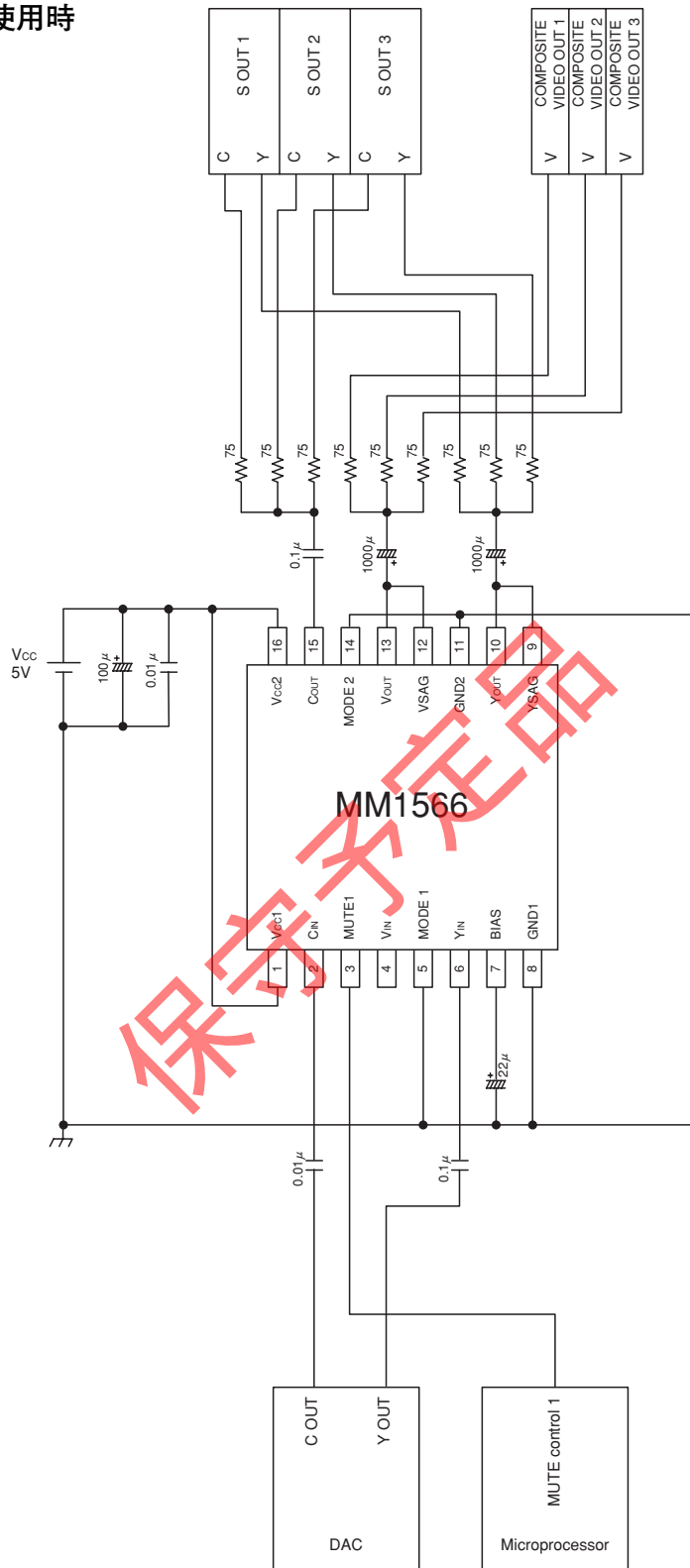
応用回路図4



注：基板設計の際には、電源のバイパスコンデンサはVcc2端子(16 PIN)のできるだけ近くに配置して下さい。

応用回路図5

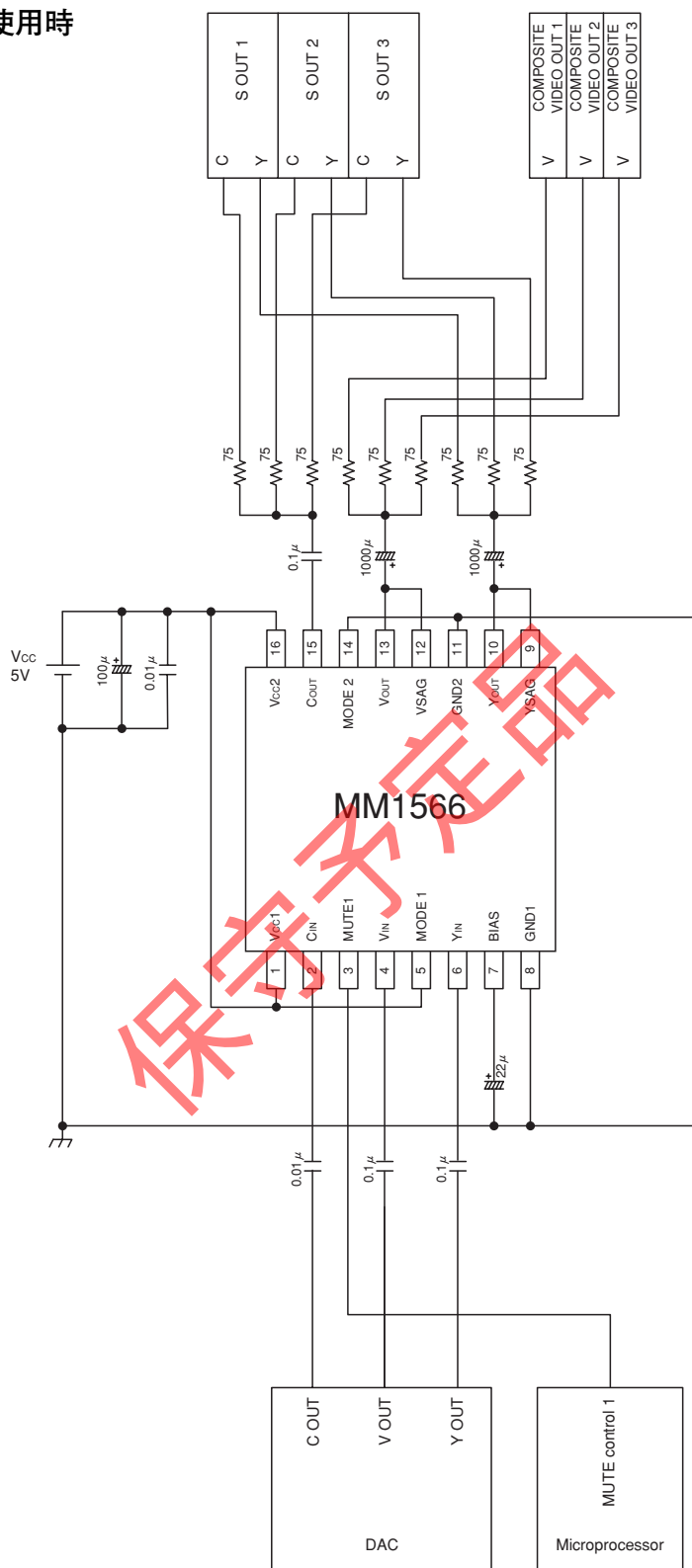
■ SAG補正機能 未使用時



注：基板設計の際には、電源のバイパスコンデンサはVcc2端子(16 PIN)のできるだけ近くに配置して下さい。

応用回路図6

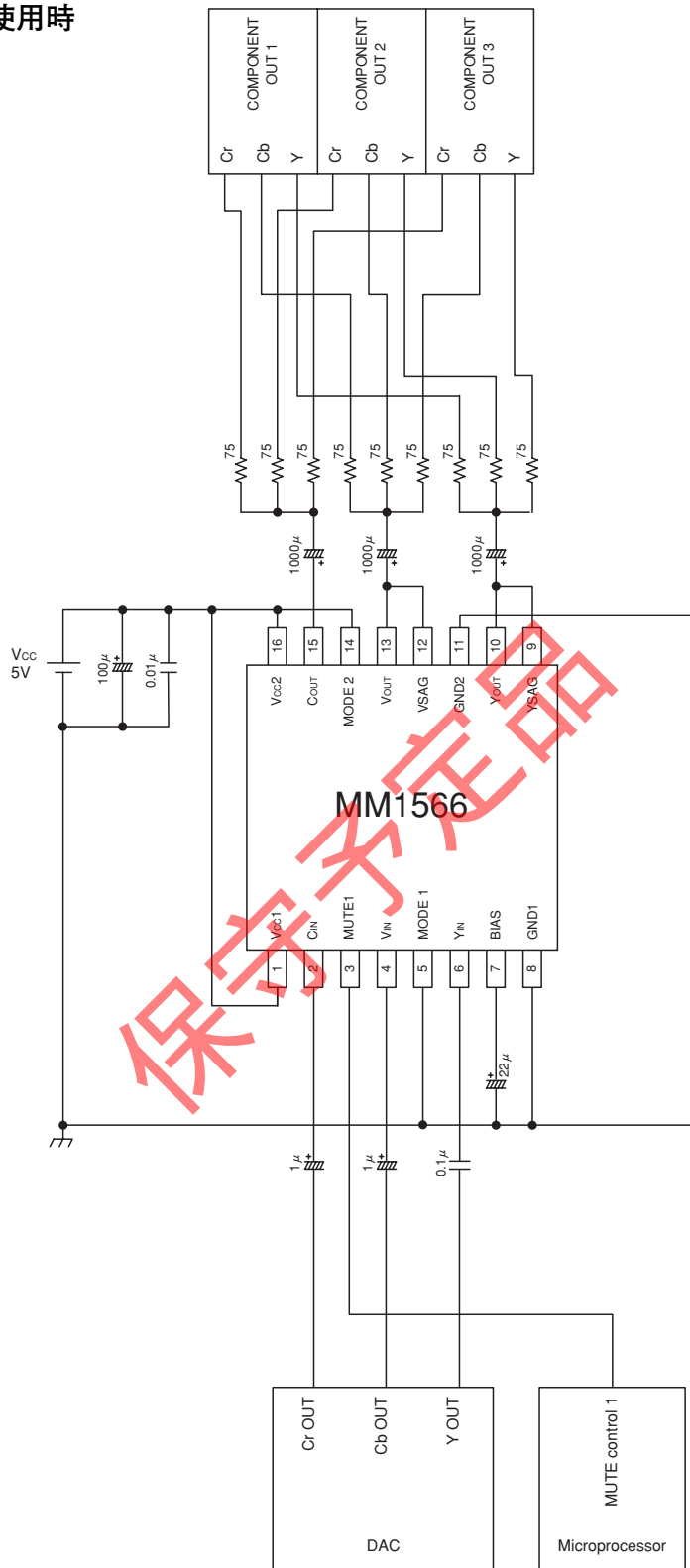
■ SAG補正機能 未使用時



注：基板設計の際には、電源のバイパスコンデンサはVcc2端子(16 PIN)のできるだけ近くに配置して下さい。

応用回路図7

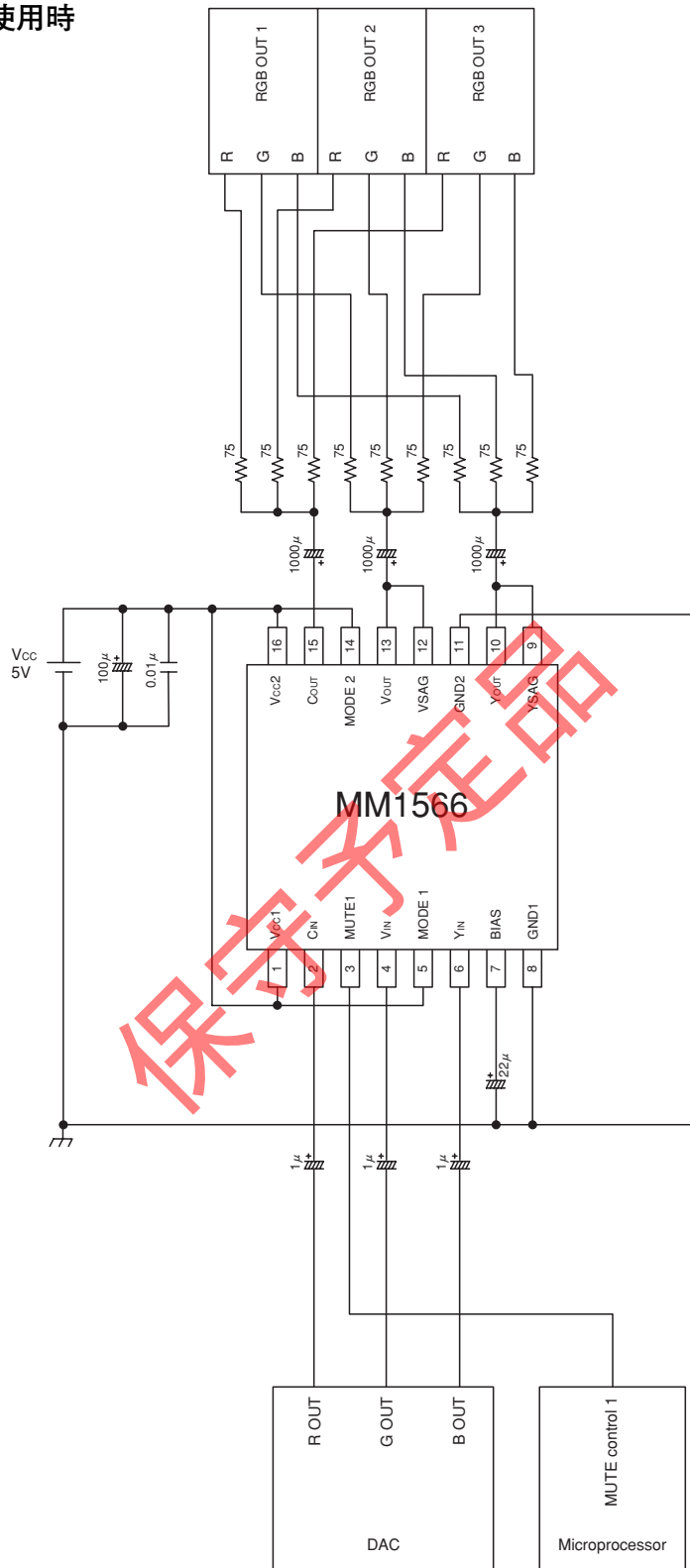
■ SAG補正機能 未使用時



注：基板設計の際には、電源のバイパスコンデンサはVcc2端子(16 PIN)のできるだけ近くに配置して下さい。

応用回路図8

■ SAG補正機能 未使用時



注：基板設計の際には、電源のバイパスコンデンサはVcc2端子(16 PIN)のできるだけ近くに配置して下さい。