

DVDプレーヤ用映像ドライバIC

Monolithic IC MM1623/MM1758

'01.10.8

概要

本ICは、DVDプレーヤ／レコーダ用に開発した6ch対応映像ドライバICです。DAC変換時のノイズ成分を減衰させるLPFをプログレッシブ／インターレース両信号に対応できるよう切り替え機能も内蔵しております。また、6dB、75Ω×2系統ドライバの構成となっております。

さらに、SI/S2 DC重畳機能や出力端子部のESD保護素子の強化により、外付けのESD保護ダイオードの削減が可能となります。

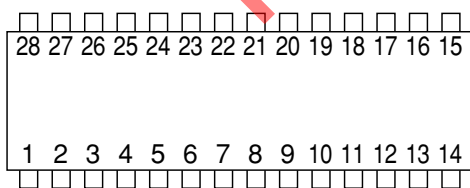
特長

- (1) 75Ωドライバは2系統ドライブ可能
- (2) S/N=83dB typ.
- (3) 6dBアンプ内蔵
- (4) プログレッシブ／インターレース信号フィルタ切り替え機能内蔵
- (5) 高性能4次LPFを内蔵
- (6) 6.75MHz/100kHz max. ±1.0dB 27MHz/100kHz typ. -40dB
- (7) 気中放電にて+/-15kVのESD
- (8) SI/S2 DC重畳機能内蔵
- (9) コンポーネント回路部は制御端子によりRGB信号への対応が可能

パッケージ

SOP-28B

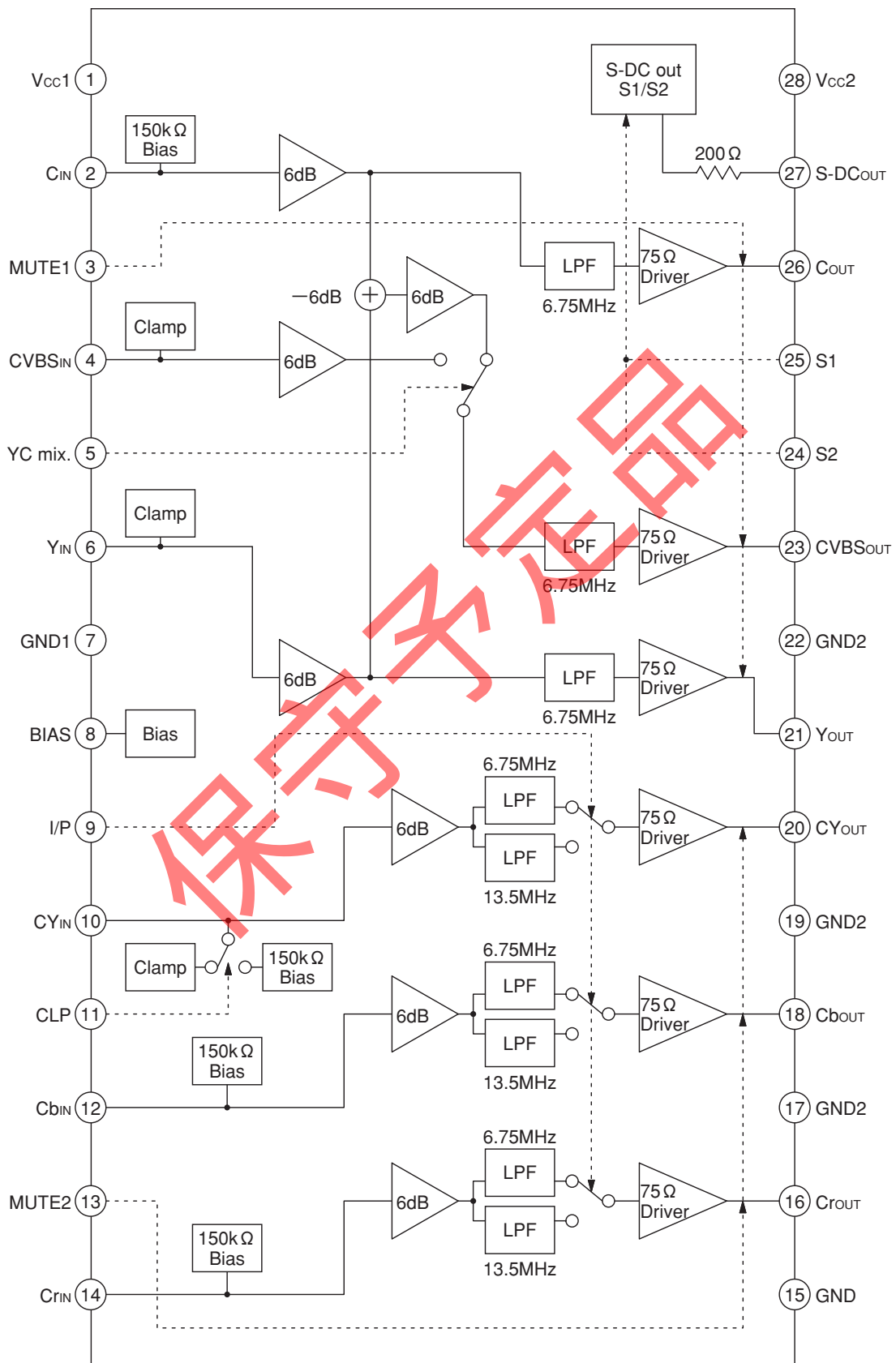
端子接続図



SOP-28B
(TOP VIEW)

1	Vcc1	15	GND2
2	C _{IN}	16	C _{ROUT}
3	MUTE1	17	GND2
4	CVBS _{IN}	18	C _{bOUT}
5	YC MIX.	19	GND2
6	Y _{IN}	20	CY _{OUT}
7	GND1	21	Y _{OUT}
8	BIAS	22	GND2
9	I/P	23	CVBS _{OUT}
10	CY _{IN}	24	S2
11	CLP	25	S1
12	C _{bIN}	26	C _{OUT}
13	MUTE2	27	S-DC _{OUT}
14	C _{rIN}	28	Vcc2

ブロック図



端子説明

ピンNo.	端子名	機能	内部等価回路図
1 28	V _{CC1} V _{CC2}	V _{CC} V _{CC2} は75Ωドライバ部の電源	
2	C _{IN}	クロマ入力	
3 13	MUTE1 MUTE2	ミュート選択 Using of MUTE and POWER-SAVING.	
4 6	CVBS _{IN} Y _{IN}	映像入力 (Composite video or Y) Sync tip clamp input	
5	YC mix.	YCミックス選択	
7 15 17 19 22	GND1 GND2 GND2 GND2 GND2	GND GND2は75Ωドライバ部の GND	

ピンNo.	端子名	機能	内部等価回路図
8	BIAS	バイアス	
9	I/P	インターレース／ プログレッシブ選択	
10	CY _{IN}	輝度入力 The input can select Sync tip clamp or Bias. 入力信号 : Y or G	
11	CLP	入力クランプ選択	
12 14	Cb _{IN} Cr _{IN}	色差入力 入力信号 : Cb or B Cr or R	

ピンNo.	端子名	機能	内部等価回路図
16 18 20 21 23 26	C _{OUT} Cb _{OUT} CY _{OUT} Y _{OUT} CVBS _{OUT} C _{OUT}	信号出力	
24 25	S1 S2	S1/S2選択	
27	S-DC _{OUT}	S1/S2 DC出力	

保守不可品

最大定格 (Ta=25°C)

項目	記号	定格	単位
保存温度	T _{STG}	-65~+150	°C
動作温度	T _{OPR}	-40~+85	°C
電源電圧	V _{CC max.}	7	V
許容損失※	P _d	1.4	W

※ 基板実装時の許容損失です。実装基板サイズ 100×100×1.6mm

推奨動作条件

項目	記号	定格	単位
動作温度	T _{OPR}	-40~+85	°C
動作電圧	V _{CCOP}	4.5~5.5	V

電気的特性 (特記なき場合Ta=25°C、V_{CC}=5V)

項目	記号	測定条件	最小	標準	最大	単位	
消費電流1	I _{CC1}	No signal	77	110	143	mA	
消費電流2	I _{CC2}	No signal, Mute1: ON	39	56	73	mA	
消費電流3	I _{CC3}	No signal, Mute2: ON	39	56	73	mA	
消費電流4	I _{CC4}	No signal, Mute1 and Mute2: ON	1	3	5	mA	
クロマ入力	V _{CIN}	2 PIN	1.9	2.4	2.9	V	
コンポジットビデオ入力	V _{CVBSIN}	4 PIN	0.9	1.1	1.3	V	
輝度入力	V _{YIN, CYIN}	6, 10 PIN	0.9	1.1	1.3	V	
色差入力	V _{CBIN, CrIN}	12, 14 PIN	1.9	2.4	2.9	V	
クロマ出力	V _{CCOUT}	26 PIN		2.4		V	
コンポジットビデオ出力	V _{CVBSOUT}	23 PIN		1.1		V	
輝度出力	V _{YOUT, CYOUT}	21, 20 PIN		1.1		V	
色差出力	V _{CbOUT, CrOUT}	18, 16 PIN		2.4		V	
制御端子入力電流	H	I _{IHm} (※1)	3, 5, 9, 11, 13, 24, 25 PIN	V _H =4.5V		350	μA
	L	I _{ILm} (※1)	3, 5, 9, 11, 13, 24, 25 PIN	V _L =0.4V		35	μA
制御端子入力電圧	H	V _{thHm} (※1)			2.1		V
	L	V _{thLm} (※1)				0.7	V
S-DC _{OUT} 端子出力電流	L	V _{DCOUTL}	R _L =10kΩ+100kΩ		0.1	0.5	V
	M	V _{DCOUTM}	R _L =10kΩ+100kΩ		1.6	2.1	V
	H	V _{DCOUTH}	R _L =10kΩ+100kΩ		4.3	4.6	V
入力インピーダンス	Z _{CIN, CbIN, CrIN}	2, 12, 14 PIN	100	150	200	kΩ	
出力インピーダンス	Z _{S-DCOUT}	27 PIN		200		Ω	
電圧利得	G _{1n} (※2)	SIN wave: 1V, f=100kHz	5.7	6.0	6.3	dB	

項目	記号	測定条件	最小	標準	最大	単位
周波数特性1 (C, CVBS, Y)	f1 _{1~5} (※2)	100(IRE)SIN 波+40(IRE)SYNC 6.75MHz/100kHz	-1.5	-0.5	0.5	dB
	f2 _{1~5} (※2)	100(IRE)SIN 波+40(IRE)SYNC 27MHz/100kHz		-33	-27	dB
周波数特性2 (CY, Cb, Cr) at Interlace select	f3 _{6~8} (※2)	100(IRE)SIN 波+40(IRE)SYNC 6.75MHz/100kHz	-0.5	0.5	1.5	dB
	f4 _{6~8} (※2)	100(IRE)SIN 波+40(IRE)SYNC 27MHz/100kHz		-28	-22	dB
周波数特性3 (CY, Cb, Cr) at Progressive select	f5 _{6~8} (※2)	100(IRE)SIN 波+40(IRE)SYNC 13.5MHz/100kHz	-1.5	-0.5	0.5	dB
	f6 _{6~8} (※2)	100(IRE)SIN 波+40(IRE)SYNC 54MHz/100kHz		-28	-22	dB
微分利得	DG _{1~3} (※2)	Staircase signal 1V		1.0	1.5	%
微分位相	DP _{1~3} (※2)	Staircase signal 1V		1.0	1.5	°
出力ダイナミックレンジ	DR _{1,4,7,8} (※2)	SIN 波; 100kHz, THD=1.0%	2.6	3.0		V
	DR _{2,3,5,6} (※2)	SIN 波; 100kHz, THD=1.0%	2.6	2.8		V
クロストーク	CT _n (※2)	f=4.43MHz, 1V		-60	-55	dB
S/N1	SN _{14~8} (※2)	BW: 100k~6MHz		-83		dB
S/N2	SN _{21~3} (※2)	BW: 100k~6MHz at mix. OUT		-77		dB
群遅延時間1	t1GD _{1~5} (※2)	at 100kHz		40	80	ns
群遅延時間2	t2GD _{6~8} (※2)	インターレースセレクト時 100kHz		35	80	ns
群遅延時間3	t3GD _{6~8} (※2)	プログレッシブセレクト時 100kHz		22	50	ns
群遅延時間偏差1 (C, CVBS Y)	$\Delta t1GD_{1~5}$ (※2)	to 3.58MHz		4	10	ns
		to 4.42MHz		6	10	ns
		to 6MHz		12	20	ns
群遅延時間偏差2 (CY, Cb Cr) インターレースセレクト時	$\Delta t2GD_{6~8}$ (※2)	to 1MHz		1	10	ns
		to 4MHz		4	10	ns
		to 6MHz		10	20	ns
群遅延時間偏差3 (CY, Cb Cr) プログレッシブセレクト時	$\Delta t3GD_{6~8}$ (※2)	to 2MHz		1	10	ns
		to 8MHz		4	10	ns
		to 12MHz		10	20	ns
Ch間 群遅延時間偏差1	$\Delta t1_{chGD}$	Between C and Y at 3.58MHz		1	10	ns
Ch間 群遅延時間偏差2	$\Delta t2_{chGD}$	Between CY and Cb (Cr) at 1MHz (Interlace)		1	10	ns
Ch間 群遅延時間偏差3	$\Delta t3_{chGD}$	Between CY and Cb (Cr) at 2MHz (Progressive)		1	10	ns

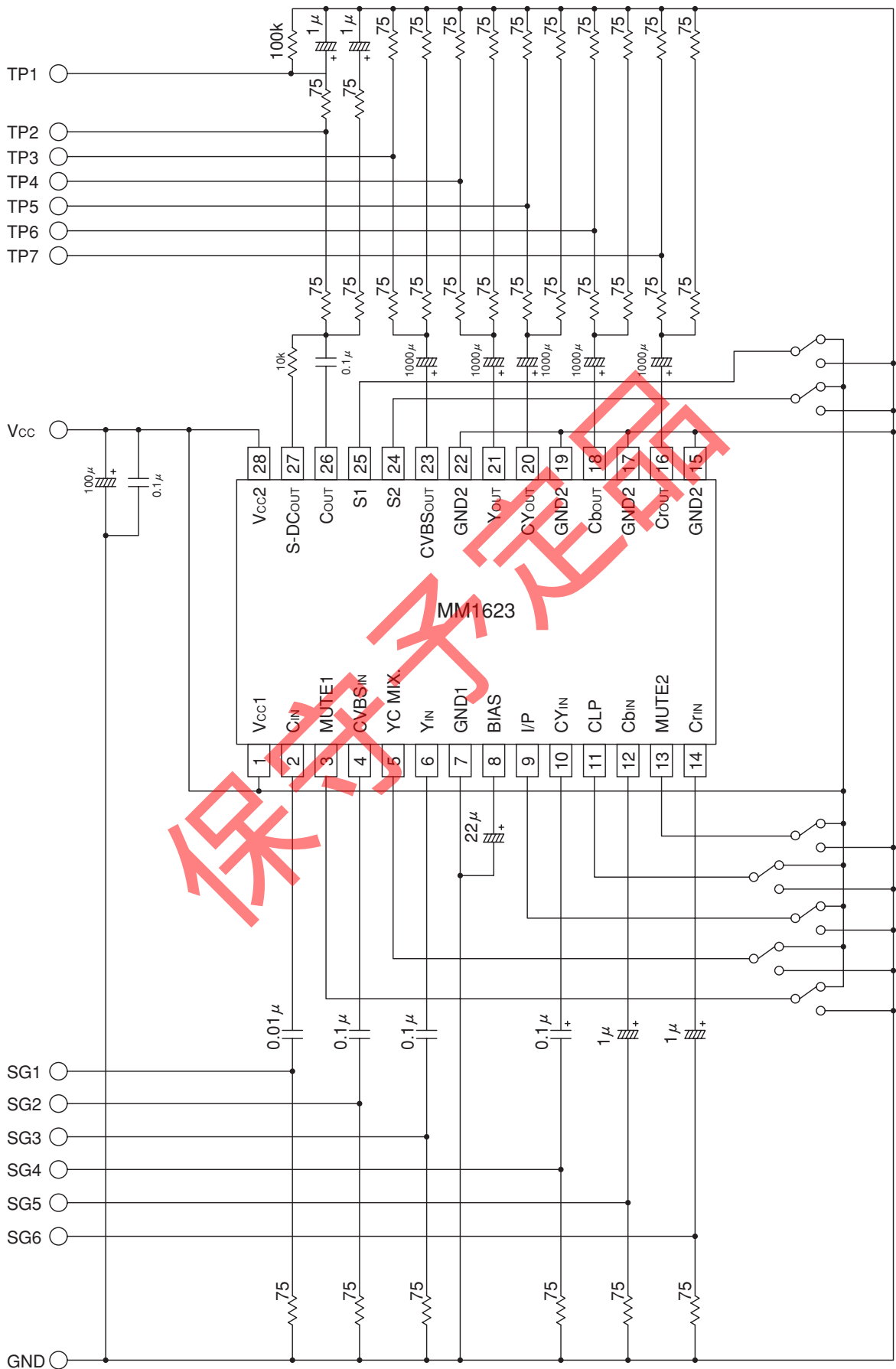
注:※1 添え数“m”は右表の組み合わせを表す。

m	Terminal
1	MUTE1
2	MUTE2
3	YC mix.
4	I/P
5	CLP
6	S1
7	S2

注:※2 添え数“n”は右表の組み合わせを表す。

n	Input	Output
1	CIN	CVBSOUT
2	CVBSIN	
3	YIN	
4	CIN	COUT
5	YIN	YOUT
6	CYIN	CYOUT
7	CbIN	CbOUT
8	CrIN	CrOUT

測定回路図



スイッチ制御表

入力選択	出力端子	制御端子			
		MUTE1	YC MIX.	MUTE2	CLP
MUTE	C _{OUT}	Low	*	*	*
C _{IN}		High	*	*	*
MUTE	CVBS _{OUT}	Low	*	*	*
Y _{IN} +C _{IN}		High	Low	*	*
CVBS _{IN}			High	*	*
MUTE	Y _{OUT}	Low	*	*	*
Y _{IN}		High	*	*	*
MUTE	CY _{OUT}	*	*	Low	*
CY _{IN} (クランプ)		*	*	High	Low
CY _{IN} (バイアス)		*	*		High
MUTE	Cb _{OUT}	*	*	Low	*
Cb _{IN}		*	*	High	*
MUTE	Cr _{OUT}	*	*	Low	*
Cr _{IN}		*	*	High	*

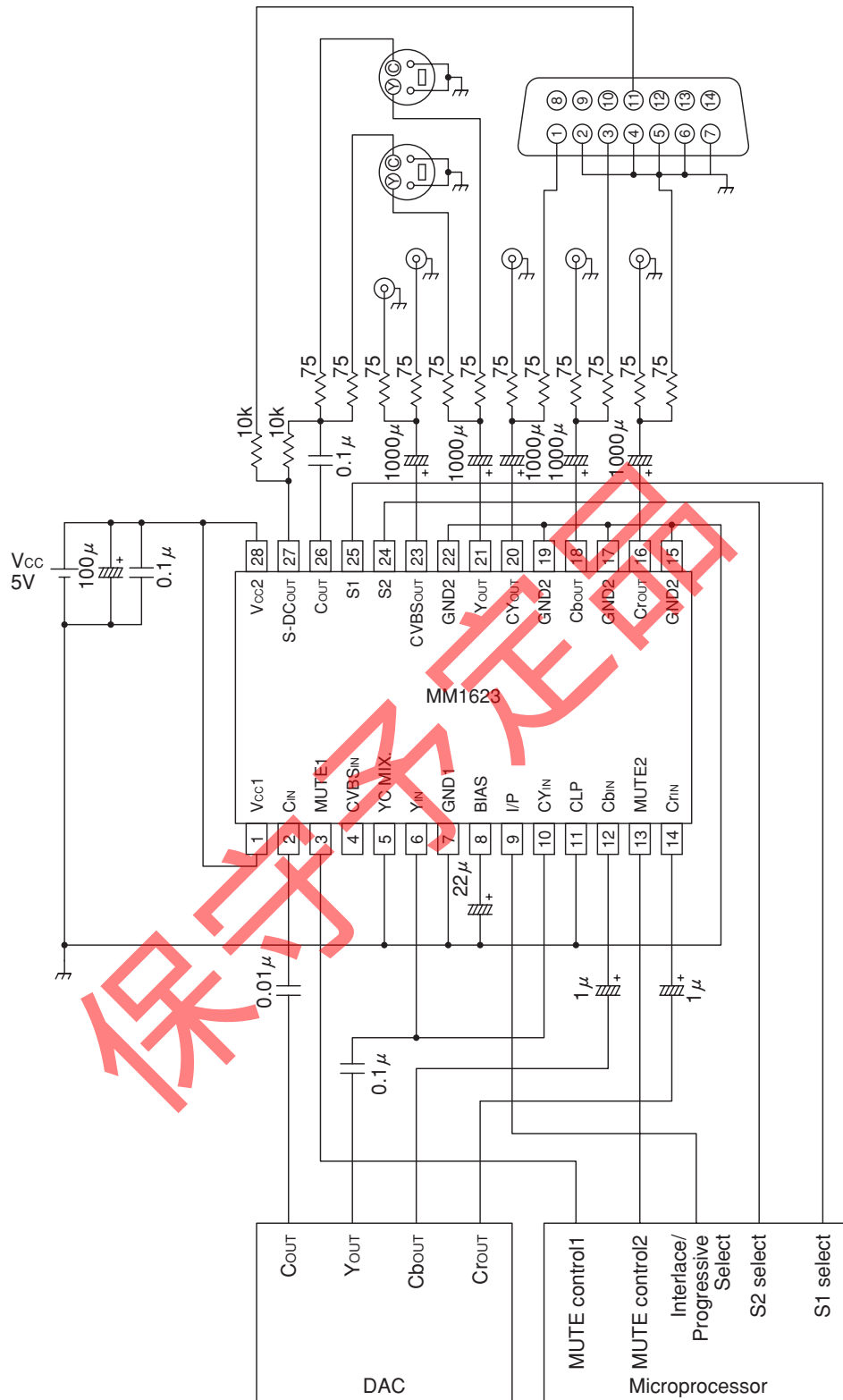
*: Don't care

制御端子	状態	CY, Cb, Cr LPF Bandwidth
I/P	Low	13.5MHz (Progressive)
	High	6.75MHz (Interlace)

制御端子		S-DC _{OUT}	Signal Mode
S1	S2	Output Voltage	
Low	Low	0V	4:3 Normal
Low	High	2.1V	4:3 Letter box
High	High		
High	Low	4.6V	16:9 Squeeze

*: R_L=10kΩ+100kΩ

応用回路図1

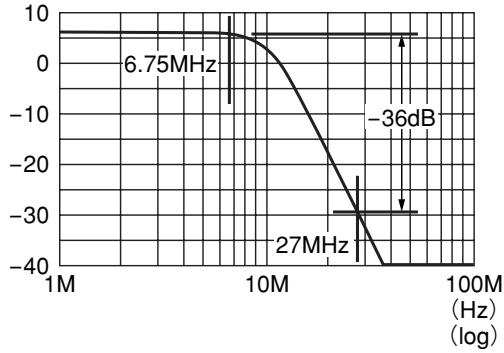


注1 基板設計の際に、電源のバイパスコンデンサはVcc2端子(28PIN)のできるだけ近くに配置して下さい。

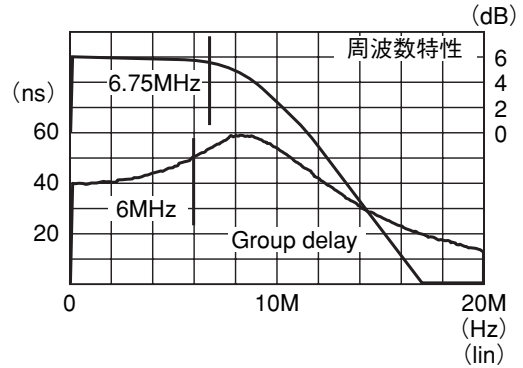
注2 基板設計の際に、信号出力端子へ付加される浮遊容量成分は20pF以下になるようにして下さい。

特性図

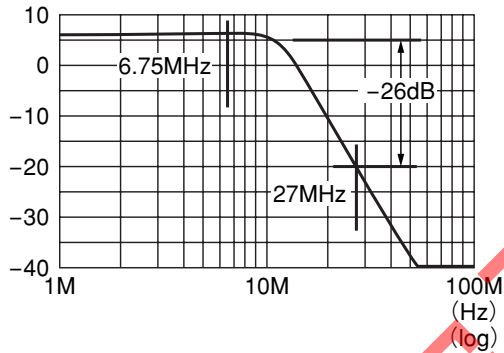
■ 周波数特性
(COUT, CVBSout, Yout)



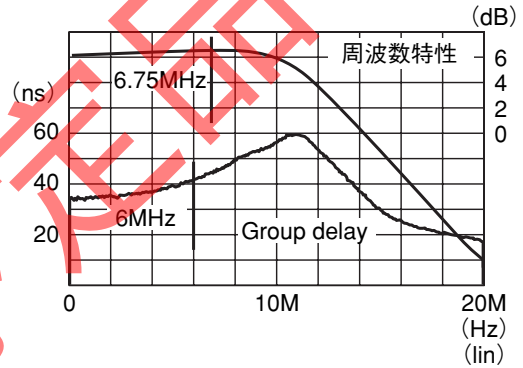
■ 群遅延
(COUT, CVBSout, Yout)



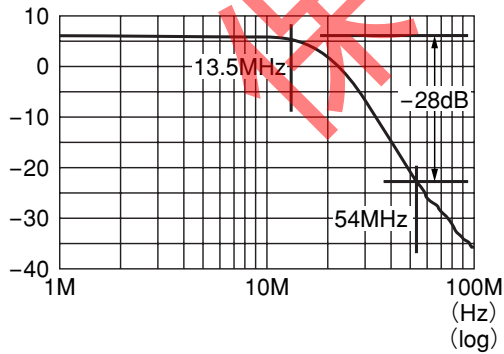
■ 周波数特性
(CYout, Cbout, Crout) (インターレース時)



■ 群遅延
(CYout, Cbout, Crout) (インターレース時)



■ 周波数特性
(CYout, Cbout, Crout) (プログレッシブ時)



■ 群遅延
(CYout, Cbout, Crout) (プログレッシブ時)

