

欧州 2-SCART対応DVDレコーダ用AVスイッチ Monolithic IC MM1764

概要

本ICは、I²C BUS制御6入力3出力AVスイッチと、LPF内蔵6chビデオドライバを1チップにした製品です。AVスイッチの3出力のうち2出力は75Ωドライバであるため、欧州の2-SCARTに対応したDVDレコーダなどの録画機器アナログインタフェースに最適です。

特長

- (1) I²C BUSによるシリアルコントロール
- (2) スイッチ+ドライバの豊富な機能で、小型パッケージに収納(QFP-64:0.8mmピッチ)
- (3) 高性能4次LPFを内蔵した6chビデオドライバ
- (4) 0dB、6dBの設定が可能な、新規考案可変利得アンプを内蔵した音声出力
- (5) V_{cc}=5V、12Vの内、12V OFFでの自動パワーセーブ機能を内蔵

パッケージ

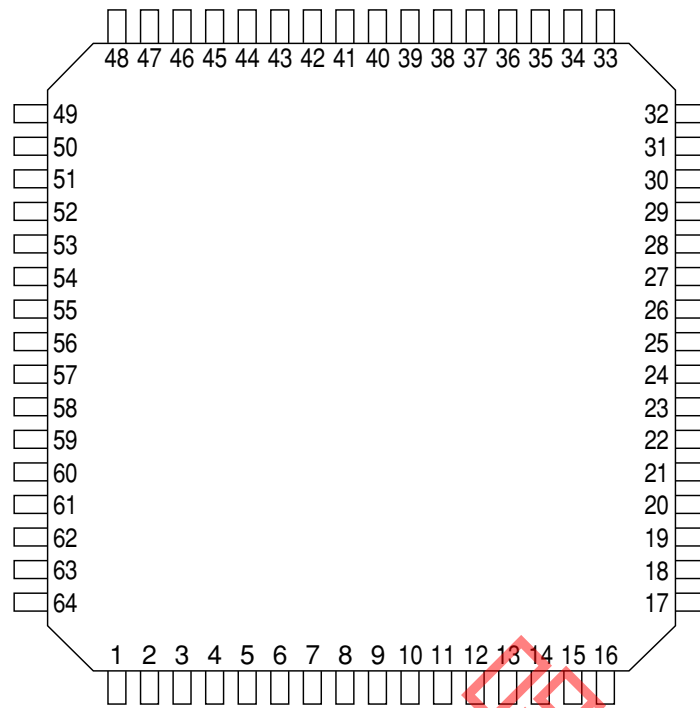
QFP-64E

用途

- (1) DVDレコーダ
- (2) VCR
- (3) セットトップボックス
- (4) 録画機器

保守予定品

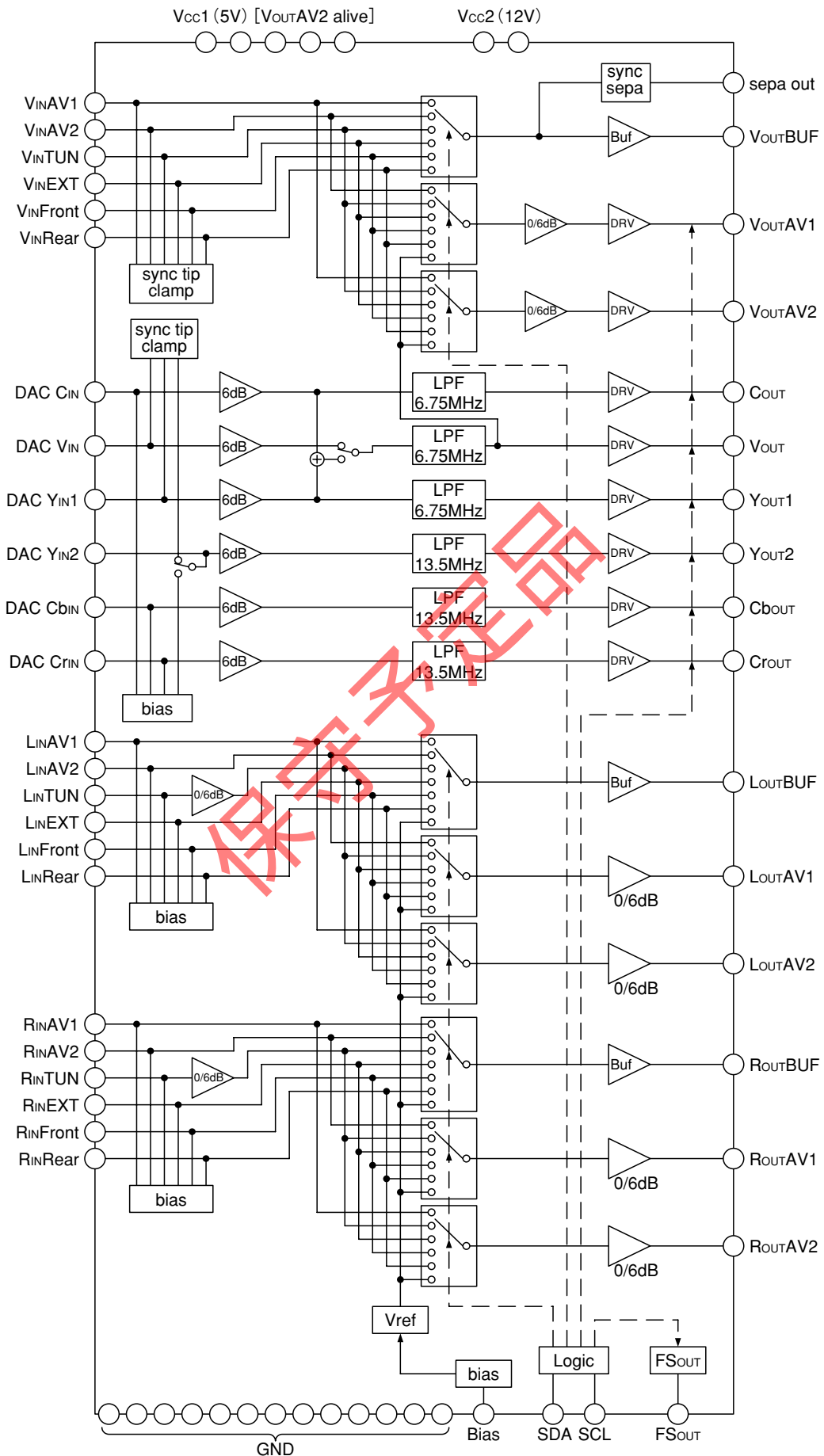
端子接続図



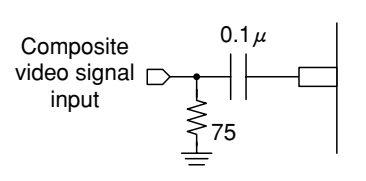
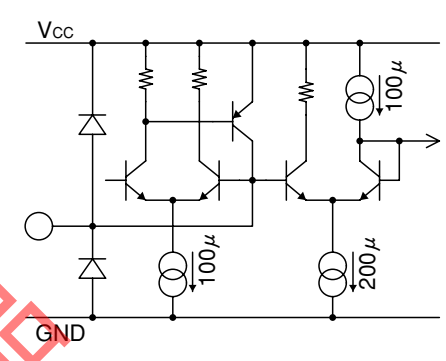
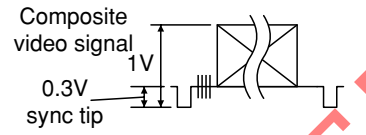
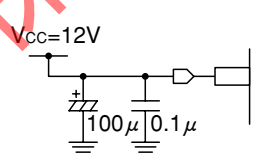
QFP-64E
(TOP VIEW)

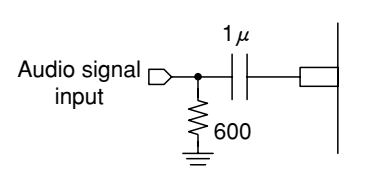
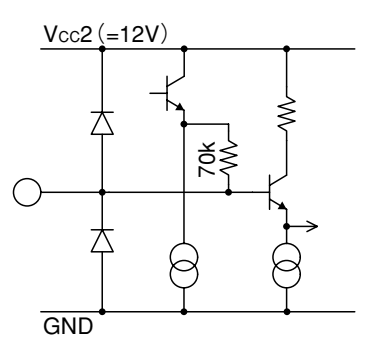
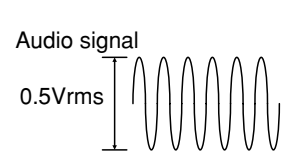
1	V _{IN} Rear	17	BIAS	33	Y _{OUT} 1	49	GND1
2	V _{CC} 2(12V)	18	DAC C _{IN}	34	V _{OUT}	50	V _{OUT} AV2
3	L _{IN} AV1	19	V _{CC} 1(5V)	35	C _{OUT}	51	V _{OUT} AV1
4	L _{IN} AV2	20	DAC V _{IN}	36	V _{CC} 1(5V)	52	V _{OUT} BUF
5	L _{IN} TUN	21	GND1	37	V _{CC} 3(5V)	53	V _{CC} 1(5V)
6	L _{IN} EXT	22	DAC Y _{IN} 1	38	SCL	54	sepa out
7	L _{IN} Front	23	GND1	39	SDA	55	GND1
8	L _{IN} Rear	24	DAC Y _{IN} 2	40	GND3	56	V _{IN} AV1
9	R _{IN} AV1	25	GND1	41	GND2	57	V _{CC} 1(5V)
10	R _{IN} AV2	26	DAC C _{BIN}	42	R _{OUT} AV2	58	V _{IN} AV2
11	R _{IN} TUN	27	GND1	43	R _{OUT} AV1	59	GND1
12	R _{IN} EXT	28	DAC C _{RIN}	44	R _{OUT} BUF	60	V _{IN} TUN
13	R _{IN} Front	29	GND1	45	L _{OUT} AV2	61	GND1
14	R _{IN} Rear	30	C _{ROUT}	46	L _{OUT} AV1	62	V _{IN} EXT
15	GND2	31	C _{BOUT}	47	L _{OUT} BUF	63	GND1
16	FS _{OUT}	32	Y _{OUT} 2	48	V _{CC} 2(12V)	64	V _{IN} Front

ブロック図

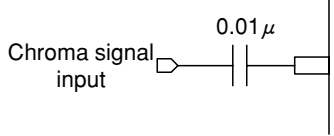
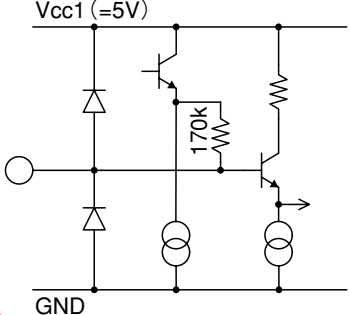
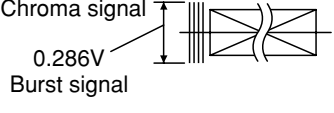
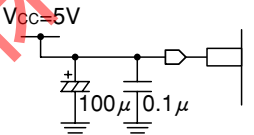


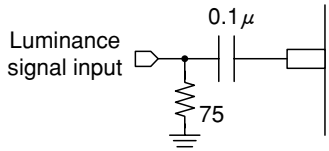
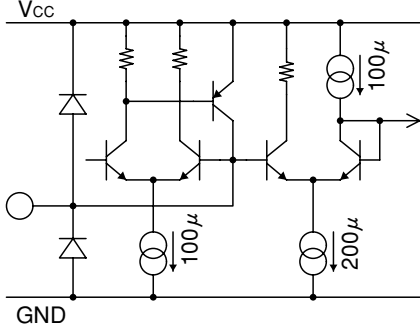
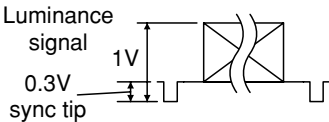
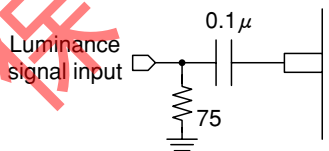
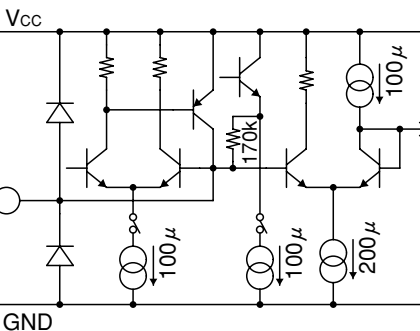
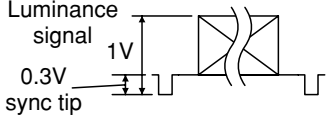
端子説明

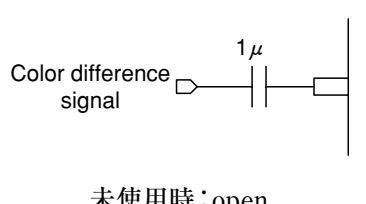
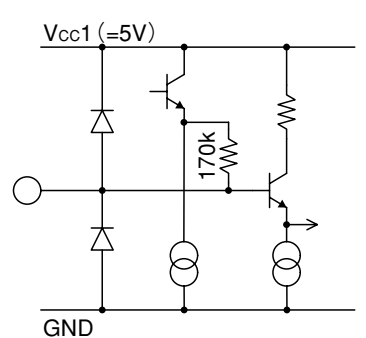
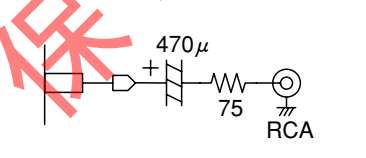
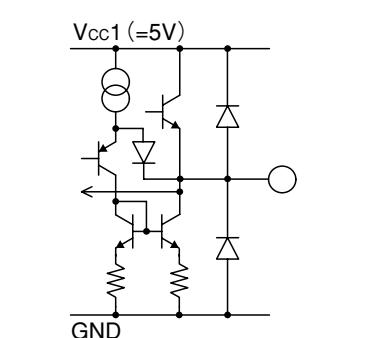
ピンNo.	端子名	端子説明	
		機能	
		コンポジット信号入力 入力クランプ 端子電圧:1.1V typ. 入力ダイナミックレンジ:1.3V _{P-P} min.	
1 20 56 58 60 62 64	V _{IN} Rear DAC V _{IN} V _{IN} AV1 V _{IN} AV2 V _{IN} TUN V _{IN} EXT V _{IN} Front	外付け素子	等価回路
		 <p>Composite video signal input</p> <p>0.1μ</p> <p>75</p> <p>未使用時: open</p>	 <p>Vcc</p> <p>GND</p> <p>100μ</p> <p>200μ</p>
		入力信号	
		 <p>Composite video signal</p> <p>1V</p> <p>0.3V sync tip</p>	
		機能	
		電源電圧供給 電源電圧印加端子です。12Vを印加して下さい。 注:バイパスコンデンサはできるだけ端子直近に配置して下さい。 Vcc2: Audio-Vcc	
2 48	Vcc2	外付け素子	等価回路
		 <p>Vcc=12V</p> <p>100μ</p> <p>0.1μ</p>	
		入力信号	
		DC voltage: +11.2~+12.8V	

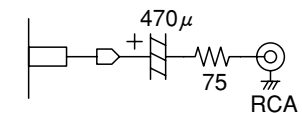
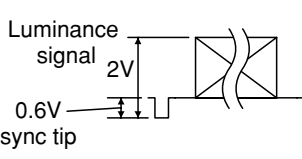
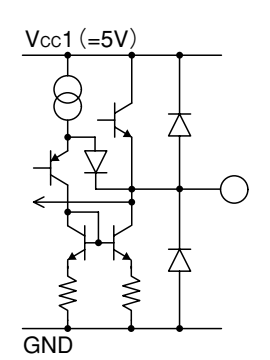
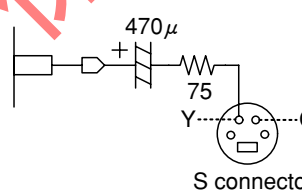
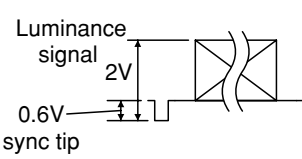
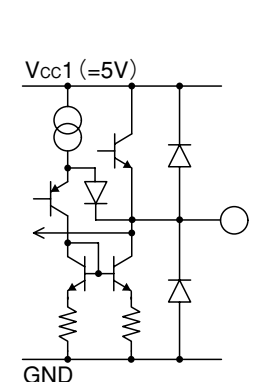
ピンNo.	端子名	端子説明	
機能			
3	L _{IN} AV1	オーディオ信号入力 入力インピーダンス:70kΩ typ. 端子電圧:7.0V typ. 入力ダイナミックレンジ:3Vrms min.	
4	L _{IN} AV2		
5	L _{IN} TUN		
6	L _{IN} EXT		
7	L _{IN} Front		
8	L _{IN} Rear		
9	R _{IN} AV1		
10	R _{IN} AV2		
11	R _{IN} TUN		
12	R _{IN} EXT		
13	R _{IN} Front		
14	R _{IN} Rear		
外付け素子			等価回路
 <p>未使用時: open</p>			
入力信号			
 <p>0.5Vrms</p>			
15	GND2	機能	
21	GND1	グラウンド GND1: Video-GND, GND2: Audio-GND, GND3: Digital-GND	
23	GND1		
25	GND1		
27	GND1		
29	GND1		
40	GND3		
41	GND2		
49	GND1		
55	GND1		
59	GND1		
61	GND1		
63	GND1		
外付け素子		等価回路	
入力信号			

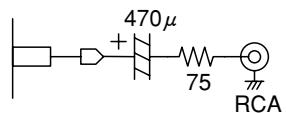
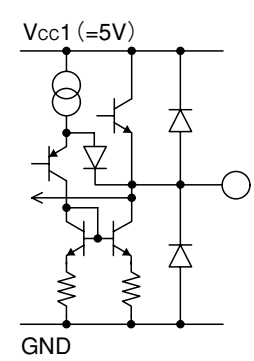
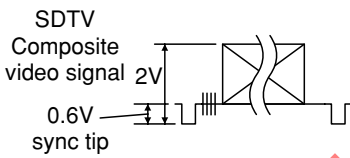
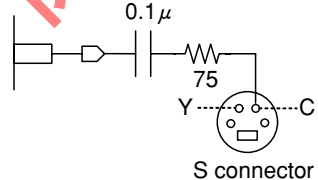
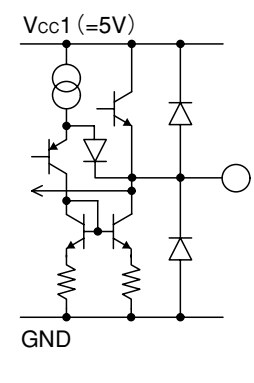
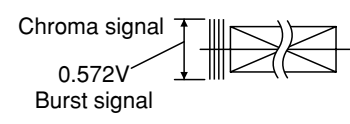
ピンNo.	端子名	端子説明																	
16	FSout	機能																	
		<p>SCART端子用DC(3値)出力端子</p> <p>SCART端子のファンクションスイッチ信号を出力する端子です。I²C制御でL/M/Hの3値出力をコントロールできます(スイッチ制御表参照)。</p> <p>出力インピーダンス:500Ω typ. "Low"出力電圧:0V typ. "Middle"出力電圧:6V typ. "High"出力電圧:10V typ.</p>																	
		外付け素子	等価回路																
		未使用時:open																	
		出力信号																	
DC voltage:	<table border="1"> <thead> <tr> <th>b01</th> <th>b00</th> <th colspan="2">DCout</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>L</td> <td>Level 0</td> </tr> <tr> <td>0</td> <td>1</td> <td>M</td> <td>Level 1A</td> </tr> <tr> <td>1</td> <td>0</td> <td rowspan="2">H</td> <td rowspan="2">Level 1B</td> </tr> <tr> <td>1</td> <td>1</td> </tr> </tbody> </table>	b01	b00	DCout		0	0	L	Level 0	0	1	M	Level 1A	1	0	H	Level 1B	1	1
b01	b00	DCout																	
0	0	L	Level 0																
0	1	M	Level 1A																
1	0	H	Level 1B																
1	1																		
17	BIAS	機能																	
		<p>バイアス</p> <p>IC内部で使用される基準電圧は全てこの端子の抵抗分割を元に作られます。基準電圧安定化のためにフィルタコンデンサを外付けする端子です。</p> <p>入力インピーダンス:8.6kΩ typ.</p>																	
		外付け素子	等価回路																
		未使用時:open																	
		出力信号																	

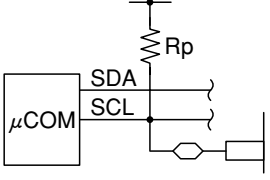

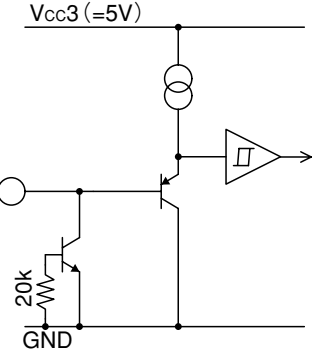
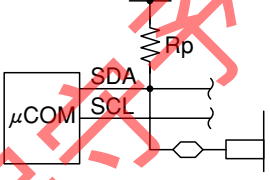
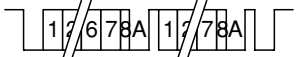
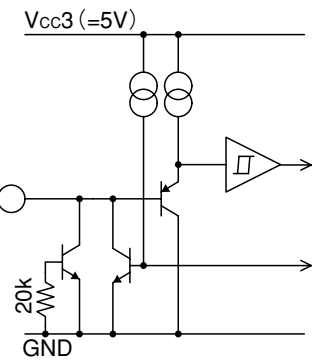
ピンNo.	端子名	端子説明	
18	DAC C _{IN}	機能	
		クロマ信号入力 入力バイアス 端子電圧:2.4V typ. 入力インピーダンス:170kΩ typ. 入力ダイナミックレンジ:1.3V _{P-P} min.	
		外付け素子	等価回路
		 <p>未使用時: open</p>	
		入力信号	
		 <p>Chroma signal 0.286V Burst signal</p>	
19 36 37 53 57	Vcc1 Vcc1 Vcc3 Vcc1 Vcc1	機能	
		電源電圧供給 電源電圧印加端子です。5Vを印加して下さい。 注:バイパスコンデンサはできるだけ端子直近に配置して下さい。 Vcc1:Video-Vcc, Vcc3:Digital-Vcc	
		外付け素子	等価回路
			
		入力信号	
		DC voltage: +4.5~+5.5V	

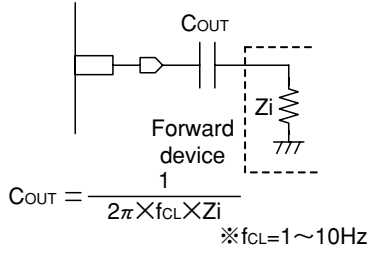
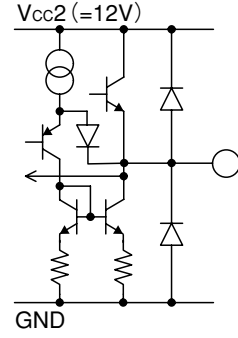
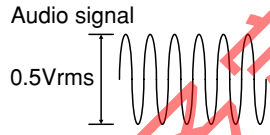
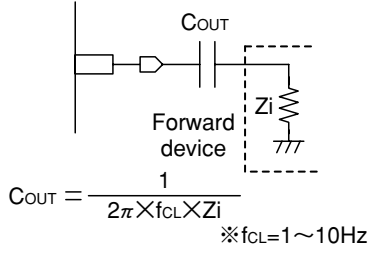
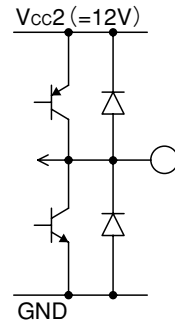
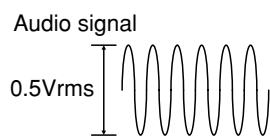
ピンNo.	端子名	端子説明	
22	DAC Y _{IN1}	機能	
		輝度信号入力 入力クランプ 端子電圧:1.1V typ. 入力ダイナミックレンジ:1.3V _{P-P} min.	
		外付け素子	等価回路
		 <p style="text-align: center;">未使用時: open</p>	
		入力信号	
			
24	DAC Y _{IN2}	機能	
		輝度信号(G信号)入力 入力クランプとバイアスの選択 端子電圧:1.1V typ.(Clamp select) 2.4V typ.(Bias select) 入力ダイナミックレンジ:1.3V _{P-P} min.	
		外付け素子	等価回路
		 <p style="text-align: center;">未使用時: open</p>	
		入力信号	
			

ピンNo.	端子名	端子説明	
26 28	DAC CbIN DAC CrIN	機能	
		色差信号入力 入力バイアス 端子電圧:2.4V typ. 入力インピーダンス:170kΩ typ. 入力ダイナミックレンジ:1.3V _{P-P} min.	
		外付け素子	等価回路
		 <p>未使用時: open</p>	
		入力信号	
		Color difference signal 0.7V	
30 31	CrOUT CbOUT	機能	
		色差出力 色差信号外部出力用端子です。 端子電圧:2.4V typ. 負荷抵抗:150Ω×2 最大許容浮遊容量:20pF	
		外付け素子	等価回路
		 <p>未使用時: open</p>	
		出力信号	
		Color difference signal 1.4V	

ピンNo.	端子名	端子説明	
32	Yout2	機能	
		<p>輝度出力 (525p) 輝度信号 (525p) 外部出力用端子です。</p> <p>端子電圧: 1.1V typ. 負荷抵抗: 150Ω × 2 最大許容浮遊容量: 20pF</p>	
		外付け素子	等価回路
		 <p>未使用時: open</p> <p style="text-align: center;">出力信号</p> 	
33	Yout1	機能	
		<p>輝度出力 (525i) 輝度信号 (525i) 外部出力用端子です。</p> <p>端子電圧: 1.1V typ. 負荷抵抗: 150Ω × 2 最大許容浮遊容量: 20pF</p>	
		外付け素子	等価回路
		 <p>未使用時: open</p> <p style="text-align: center;">出力信号</p> 	

ピンNo.	端子名	端子説明	
機能			
<p>コンポジットビデオ出力 コンポジットビデオ信号外部出力用端子です。</p> <p>端子電圧:1.1V typ. 負荷抵抗:150Ω×2 最大許容浮遊容量:20pF</p>			
34 50 51	V _{OUT} V _{OUTAV2} V _{OUTAV1}	外付け素子	等価回路
		 <p>未使用時: open</p>	
		出力信号	
			
機能			
<p>クロマ出力 クロマ信号外部出力用端子です。</p> <p>端子電圧:2.4V typ. 負荷抵抗:150Ω×2 最大許容浮遊容量:20pF</p>			
35	C _{OUT}	外付け素子	等価回路
		 <p>未使用時: open</p>	
		出力信号	
			

ピンNo.	端子名	端子説明	
38	SCL	機能	
		I ² C BUS CLK入力 I ² C BUS のSCLラインを接続する端子です。	
		外付け素子	等価回路
		<div style="text-align: center;">  </div> <div style="text-align: center;"> 入力信号 Input signal Clock signal  </div>	<div style="text-align: center;">  </div>
39	SDA	機能	
		I ² C BUS DATA入出力 I ² C BUS のSDAラインを接続する端子です。	
		外付け素子	等価回路
		<div style="text-align: center;">  </div> <div style="text-align: center;"> 入出力信号 Input signal Control registers Output signal States registers  </div>	<div style="text-align: center;">  </div>

ピンNo.	端子名	端子説明	
機能			
<p>オーディオ信号出力 オーディオ信号外部出力用端子です。</p> <p>端子電圧:6.3V typ. 負荷抵抗:600Ω max. 最大許容浮遊容量:20pF</p>			
外付け素子		等価回路	
<p>42 43 45 46</p>	<p>ROUTAV2 ROUTAV1 LOUTAV2 LOUTAV1</p>	 <p style="text-align: center;">未使用時: open</p>	
出力信号			
			
機能			
<p>オーディオ信号出力 オーディオ信号出力用端子です。</p> <p>端子電圧:6.3V typ. 負荷抵抗:1kΩ max. 最大許容浮遊容量:20pF</p>			
外付け素子		等価回路	
<p>44 47</p>	<p>ROUTBUF LOUTBUF</p>	 <p style="text-align: center;">未使用時: open</p>	
出力信号			
			

ピンNo.	端子名	端子説明	
54	sepa out	機能	
		コンポジットシンク出力 V _{out} BUF (52pin) に出力される信号の同期信号が出力されます。 引き込み電流能力: 3mA min.	
		外付け素子	等価回路
		出力信号	
Composite sync			

最大定格 (Ta=25°C)

項目	記号	定格	単位
保存温度	T _{STG}	-55~+150	°C
動作温度	T _{OPR}	-20~+75	°C
電源電圧	V _{CC max.}	13	V
許容損失	P _d	700	mW

推奨動作条件

項目	記号	定格	単位
動作温度	T _{OPR}	-20~+75	°C
V _{cc1} 動作電圧	V _{CC1OP}	4.5~5.5	V
V _{cc2} 動作電圧	V _{CC2OP}	11.2~12.8	V

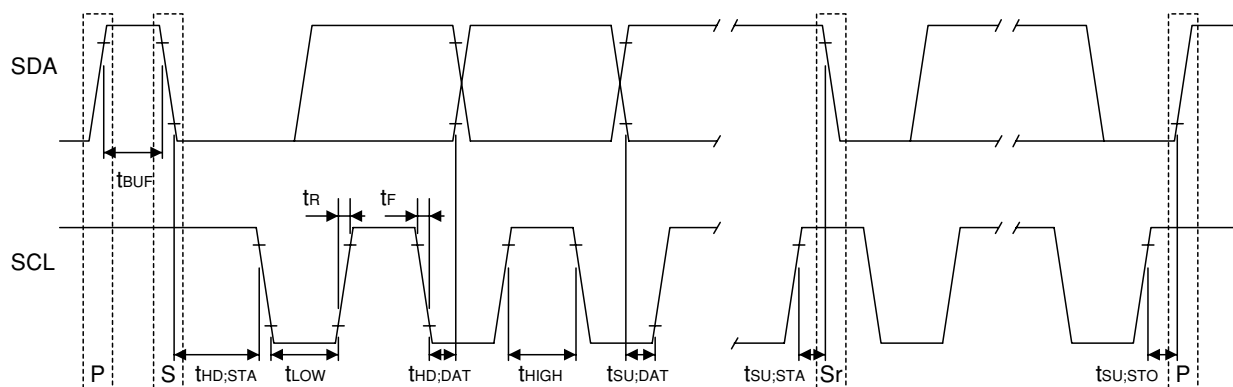
電気的特性 (特記無き場合Ta=25°C, V_{CC1}=5V, V_{CC2}=12V)

項目		記号	測定条件	最小	標準	最大	単位	
V _{CC} (5V)消費電流		I _{CC1}	No signal	74	105	136	mA	
V _{CC} (12V)消費電流		I _{CC2}	No signal	19	27	35	mA	
スタンバイ時V _{CC} (5V)消費電流		I _{CC3}	No signal	21	29	37	mA	
FS _{OUT} 出力電圧		H	F _{SH}	R _L = 10kΩ	9.5	10.5	12	V
		M	F _{SM}		4.5	6	7	V
		L	F _{SL}		0	0.01	2	V
端子電圧	ビデオ入力(クランプ)	V _{INCn}		0.8	1.1	1.4	V	
	ビデオ入力(バイアス)	V _{INBn}		2.1	2.4	2.7	V	
	オーディオ入力	A _{INn}		6.5	7.0	7.5	V	
	ビデオ出力(クランプ)	V _{OUTCn}			1.1		V	
	ビデオ出力(バイアス)	V _{OUTBn}			2.4		V	
	オーディオ出力	A _{OUTn}			6.3		V	
[V _{OUT} BUF]								
電圧利得		G _{Vn}	SIN wave:1V f=100kHz	-0.3	0	0.3	dB	
周波数特性		f _{Vn}	SIN wave:1V 10MHz/100kHz	-1	0	1	dB	
出力ダイナミックレンジ		DR _{Vn}	SIN wave:100kHz THD=1%	2.6	2.9		V	
微分利得		DG _{Vn}	Staircase signal 1V		0.2	1	%	
微分位相		DP _{Vn}	Staircase signal 1V		0.1	1	deg	
[V _{OUT} AV1, V _{OUT} AV2]								
電圧利得		G _{Vn}	SIN wave:1V f=100kHz	5.7	6	6.3	dB	
周波数特性		f _{Vn}	SIN wave:1V 7MHz/100kHz	-1	0	1	dB	
出力ダイナミックレンジ		DR _{Vn}	SIN wave:100kHz THD=1%	2.6	2.8		V	
微分利得		DG _{Vn}	Staircase signal 1V		2	3	%	
微分位相		DP _{Vn}	Staircase signal 1V		1	2	deg	
[C _{OUT} , V _{OUT} , Y _{OUT} 1]								
電圧利得		G _{Vn}	SIN wave:1V f=100kHz	5.7	6	6.3	dB	
周波数特性 1		f1 _{Vn}	SIN wave:1V 6.75MHz/100kHz	-1	0	1	dB	
周波数特性 2		f2 _{Vn}	SIN wave:1V 27MHz/100kHz		-30	-24	dB	
出力ダイナミックレンジ		DR _{Vn}	SIN wave:100kHz THD=1%	2.6	2.8		V	
微分利得		DG _{Vn}	Staircase signal 1V		1	2	%	
微分位相		DP _{Vn}	Staircase signal 1V		1	2	deg	
S/N		SN _{Vn}	BW:100kHz~6MHz		80		dB	
群遅延時間		t _{Vn}	at 100kHz		50	80	ns	
群遅延時間偏差		Δt _{Vn}	to 3.58MHz		5	10	ns	
			to 4.43MHz		10	20	ns	
			to 6MHz		20	28	ns	

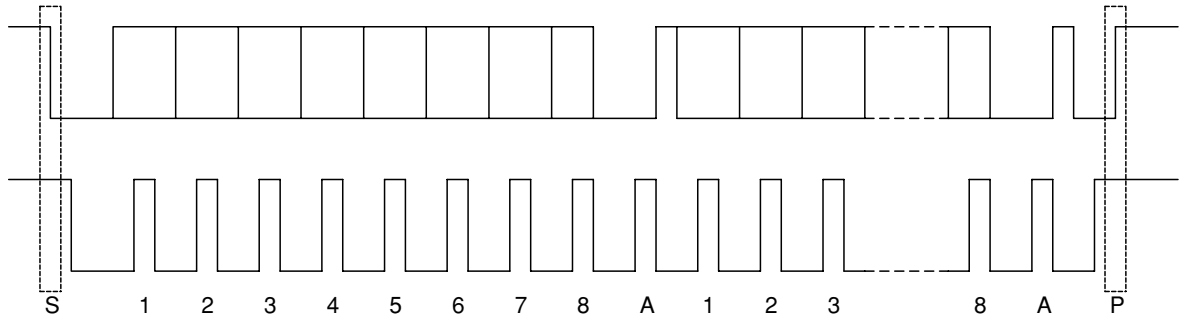
項目	記号	測定条件	最小	標準	最大	単位
[Y _{OUT2} , C _{bOUT} , C _{rOUT}]						
電圧利得	G _{Vn}	SIN wave:1V f=100kHz	5.7	6	6.3	dB
周波数特性 1	f _{1V(YOUT2)}	100[IRE]SIN wave + 40[IRE]sync 13.5MHz/100kHz	-1	0	1	dB
周波数特性 2	f _{2V(CbOUT, CrOUT)}	100[IRE]SIN wave + 40[IRE]sync 6.75MHz/100kHz	-1	0	1	dB
周波数特性 3	f _{3Vn}	100[IRE]SIN wave + 40[IRE]sync 54MHz/100kHz		-30	-24	dB
出力ダイナミックレンジ	DR _{Vn}	SIN wave:100kHz THD=1%	2.6	2.8		V
微分利得	DG _{Vn}	Staircase signal 1V		1	2	%
微分位相	DP _{Vn}	Staircase signal 1V		1	2	deg
S/N	SN _{Vn}	BW:100kHz~6MHz		80		dB
群遅延時間	t _{Vn}	at 100kHz		25	50	ns
群遅延時間偏差	Δt _{1V(YOUT2)}	to 2MHz		1	10	ns
		to 8MHz		2	10	ns
		to 12MHz		10	20	ns
群遅延時間偏差	Δt _{2V(CbOUT)} Δt _{2V(CrOUT)}	to 1MHz		1	10	ns
		to 4MHz		2	10	ns
		to 6MHz		10	20	ns
[L _{OUT} BUF, R _{OUT} BUF]						
電圧利得	G _{0An}	SIN wave:1Vrms f=1kHz	-0.5	0	0.5	dB
	G _{6An}	SIN wave:0.5Vrms f=1kHz	5.5	6	6.5	dB
出力ダイナミックレンジ	DR _{An}	SIN wave:1kHz THD=1%	3			Vrms
全高調波歪率	THD _{An}	SIN wave:1kHz V _{OUT} =1Vrms		0.005	0.05	%
出力雑音電圧	VN _{An}	A curve		3.0		μVrms
出力オフセット電圧	VOF _{An}	at the switching		0	±15	mV
[L _{OUT} AV1, L _{OUT} AV2, R _{OUT} AV1, R _{OUT} AV2]						
電圧利得	G _{0An}	SIN wave:1Vrms f=1kHz	-0.5	0	0.5	dB
	G _{6An}	SIN wave:0.5Vrms f=1kHz	5.5	6	6.5	dB
	G _{12An}	SIN wave:0.25Vrms f=1kHz	11.5	12	12.5	dB
出力ダイナミックレンジ	DR _{An}	SIN wave:1kHz THD=1%	3			Vrms
全高調波歪率	THD _{An}	SIN wave:1kHz V _{OUT} =1Vrms		0.005	0.05	%
出力雑音電圧	VN _{An}	A curve		5		μVrms
出力オフセット電圧	VOF _{An}	at the switching		0	±15	mV

項目		記号	測定条件	最小	標準	最大	単位
クロストーク	V _{OUT}	CT _{Vn}			-60	-50	dB
	L _{OUT} , R _{OUT}	CT _{An}			-90	-70	dB
映像入力インピーダンス		Z _{inVn}	18, (24), 26, 28 pin	120	170	220	kΩ
音声入力インピーダンス		Z _{inAn}	L:3~8 pin, R:9~14 pin	50	70	90	kΩ
出力インピーダンス		Z _{OUT}	FS _{OUT}	300	500	800	Ω
スタンバイV _{CC2} 入力電圧	L	V _{THVCC2L}				2.0	V
	H	V _{THVCC2H}		3.5			V
[Sync out]							
同期分離レベル		V _{SEPA}		15	30	60	mV
Sync sepa出力電圧	L	V _{SOL}	2mA sync			0.4	V
	H	V _{SOH}	10kΩ pull-up	4.8			V
[I ² C condition]							
入力電圧 L		V _{IL}		0		0.7	V
入力電圧 H		V _{IH}		2.1		5.0	V
SDA出力Lowレベル		V _{OL}	SDA sink 3mA	0		0.4	V
Highレベル時入力電流		I _{IH}	SDA, SCL = 4.5V	-10		10	μA
Lowレベル時入力電流		I _{IL}	SDA, SCL = 0.4V	-10		10	μA
クロック周波数		f _{SCL}				100	kHz
データ転送待ち時間		t _{BUF}		4.7			μs
SCL スタートホールド時間		t _{HD;STA}		4.0			μs
SCL Lowレベルホールド時間		t _{LOW}		4.7			μs
SCL Highレベルホールド時間		t _{HIGH}		4.0			μs
開始条件セットアップ時間		t _{SU;STA}		4.7			μs
SDAデータホールド時間		t _{HD;DAT}		0			μs
SDAデータセットアップ時間		t _{SU;DAT}		250			ns
SDA, SCL立ち上がり時間		t _r				1000	ns
SDA, SCL立ち下がり時間		t _f				300	ns
停止条件セットアップ時間		t _{SU;STO}		4.0			μs

注: I²C 条件



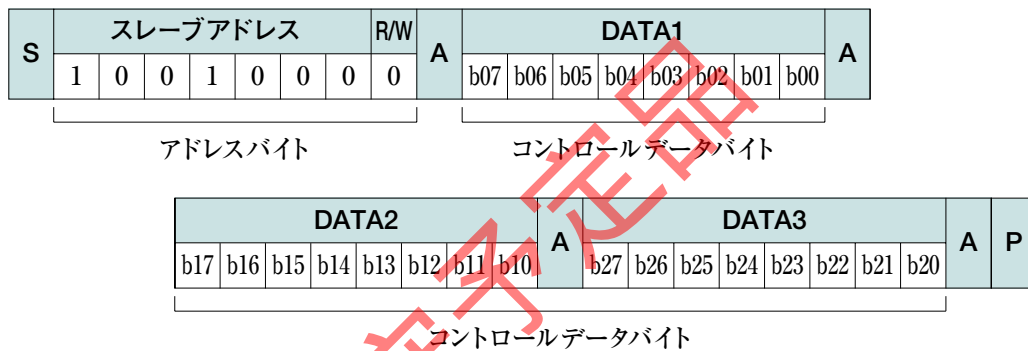
I²C BUS



I²C BUSはSDA、SCLの2ラインでデータ転送を行う機器内バスシステムです。データ転送は1バイト単位で行われ、各バイト終了後の確認応答が入ります。Start conditionからMSBファーストで送受信が行われます。

【コントロールレジスタ】

コントロールレジスタはMM1764のスイッチ状態を決めるため、マスターから送信されるデータです。データフォーマットは下図の様に設定されています。



アドレスバイトの内、先頭の7ビットはスレーブアドレスに、残りの1ビットがR/Wビットに割り付けられます。コントロールレジスタとして使用する場合は、R/Wを0に設定します。MM1764のスレーブアドレスは90Hとなります。

コントロールレジスタの各ビットとスイッチの制御内容の関係は次の図の様に決めてあります。コントロールレジスタの各ビットは電源投入時に0にリセットされます。

【コントロールデータ】

No.	Control DATA condition							
	b07	b06	b05	b04	b03	b02	b01	b00
DATA1	V _{out} BUF select			V _{out} AV1 select			FS CTRL	
	b17	b16	b15	b14	b13	b12	b11	b10
DATA2	V _{out} AV2 select			L/R _{out} BUF select			L/R AV1 gain	L/R AV2 gain
	b27	b26	b25	b24	b23	b22	b21	b20
DATA3	L/R _{out} AV1 select			L/R _{out} AV2 select			mix select	clamp bias sel

MM1764ではアドレスバイトとコントロールデータ3バイトの計4バイト構成で制御が行われます。過長データ（5バイト目以降）については全て無視するようになっています。

スイッチ制御の詳細は「スイッチ制御表」を参照下さい。

■ スイッチ制御表

■ Control register 1 (2nd byte)

Control register 1								VoutBUF select	VoutAV1 select	FS CTRL	
b07	b06	b05	b04	b03	b02	b01	b00				
0	0	0						V _{INTUN}			
0	0	1						V _{INAV1}			
0	1	0						V _{INAV2}			
0	1	1						V _{INEXT}			
1	0	0						V _{INFront}			
1	0	1									
1	1	0									
1	1	1						V _{INRear}			
			0	0	0				V _{INAV2}		
			0	0	1				V _{INTUN}		
			0	1	0				V _{INEXT}		
			0	1	1				DAC V _{IN}		
			1	0	0			V _{INFront}			
			1	0	1						
			1	1	0						
			1	1	1			V _{INRear}			
						0	0			Low	
						0	1			Middle	
						1	0			High	
						1	1				

■ Control register 2 (3rd byte)

Control register 2								VoutAV2 select	L/ROUTBUF select	L/R AV1 gain	L/R AV2 gain	
b17	b16	b15	b14	b13	b12	b11	b10					
0	0	0						V _{INAV1}				
0	0	1						V _{INTUN}				
0	1	0						V _{INEXT}				
0	1	1						DAC V _{IN}				
1	0	0						V _{INFront}				
1	0	1										
1	1	0										
1	1	1						V _{INRear}				
			0	0	0				mute			
			0	0	1				L/R _{INTUN} (0dB)			
			0	1	0				L/R _{INTUN} (6dB)			
			0	1	1				L/R _{INAV1}			
			1	0	0				L/R _{INAV2}			
			1	0	1				L/R _{INEXT}			
			1	1	0				L/R _{INFront}			
			1	1	1				L/R _{INRear}			
						0				0 dB		
						1				6 dB		
							0				0 dB	
							1				6 dB	

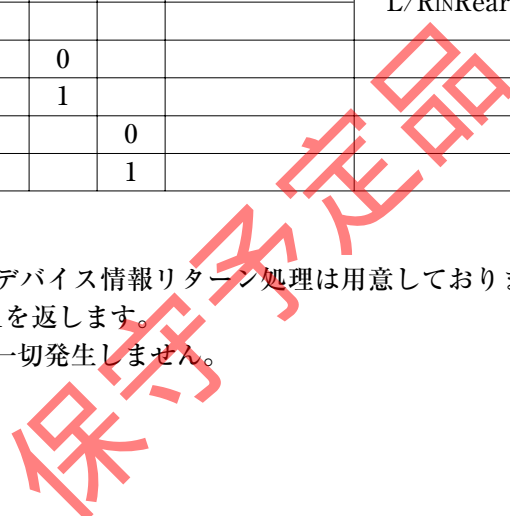
■ Control register 3 (4th byte)

Control register 2								L/RoutAV1	L/RoutAV2	MIX	bias/clamp
b27	b26	b25	b24	b23	b22	b21	b20	select	select	select	select
0	0	0						mute			
0	0	1						L/R _{IN} TUN(0dB)			
0	1	0						L/R _{IN} TUN(6dB)			
0	1	1						L/R _{IN} AV2			
1	0	0						L/R _{IN} EXT			
1	0	1						L/R _{IN} Front			
1	1	0						L/R _{IN} Rear			
1	1	1									
			0	0	0				mute		
			0	0	1				L/R _{IN} TUN(0dB)		
			0	1	0				L/R _{IN} TUN(6dB)		
			0	1	1				L/R _{IN} AV1		
			1	0	0				L/R _{IN} EXT		
			1	0	1				L/R _{IN} Front		
			1	1	0			L/R _{IN} Rear			
			1	1	1						
						0				V _{IN}	
						1				Y/Cmix	
							0				bias
							1				clamp

【ステータスレジスタ】

MM1764では、マスターへのデバイス情報リターン処理は用意しておりません。R/Wビットに1を立てた場合、ステータスレジスタは全て1を返します。

この時、各スイッチの制御は一切発生しません。



応用回路図

