

3ch HD対応ビデオアンプIC Monolithic IC MM1794

'09.4.28

概要

本ICは、小型携帯機器向けに開発したD3(1080i)対応の広帯域75Ωドライバです。両電源対応により出力カップリングコンデンサ不要です。省スペース化が可能です。また、携帯機器のバッテリー駆動時間を考慮し、超低消費電流を実現しています。

特長

- (1) 超低消費電流：30mA
- (2) 超小型パッケージ：SQFN-16
ボディサイズ 3.0×3.0mm、ノンリードタイプ
- (3) 両電源仕様 ($V_{CC}=+3.0V$, $V_{EE}=-6.0V$) により、出力カップリングコンデンサが不要

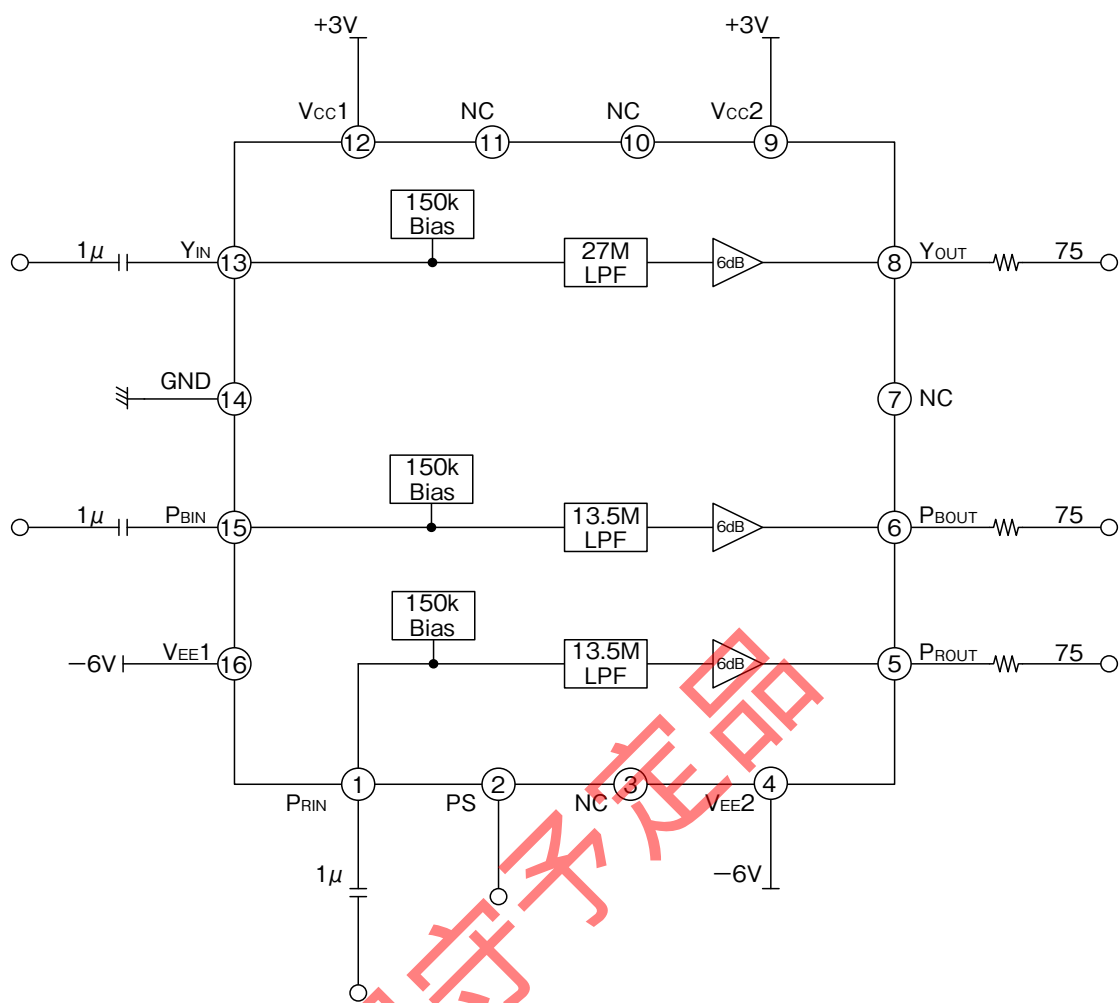
パッケージ

SQFN-16

用途

- (1) デジタルスチルカメラ
- (2) DVD/Blu-rayディスクドライブ
- (3) セットトップボックス

ブロック図

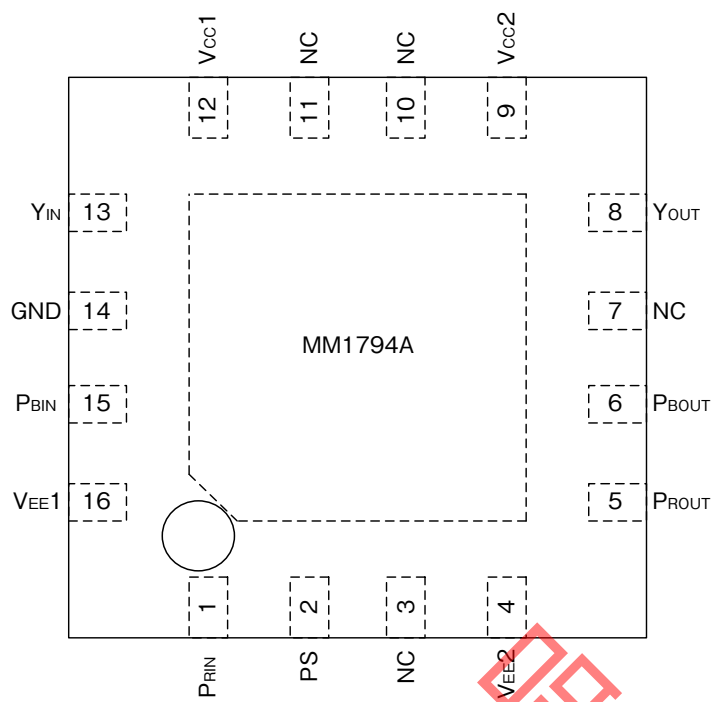


注：Vcc2 (9pin), VEE2 (4pin) は出力回路用の電源、Vcc1 (12pin), VEE1 (16pin) はその他の回路用の電源です。

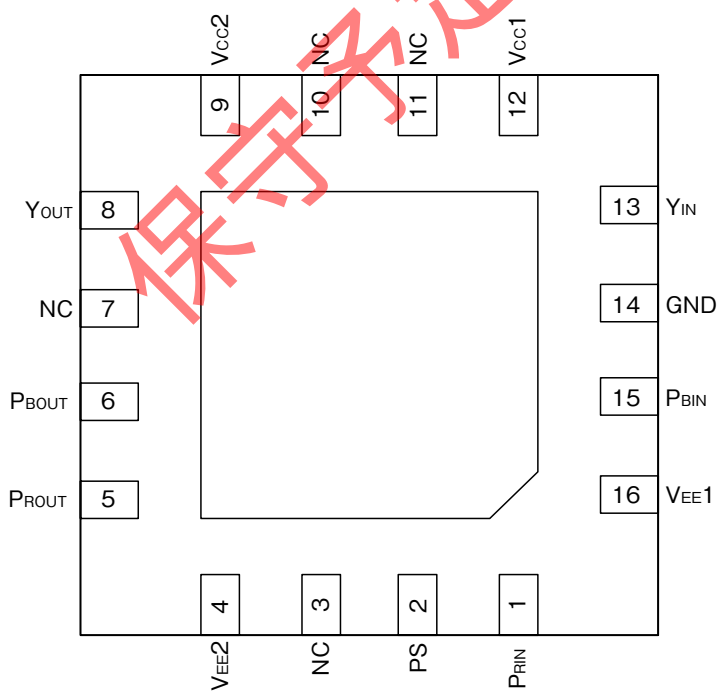
注：Vcc1とVcc2は、IC内部でショートされていません。必ず外部配線で接続してご使用下さい。

注：VEE1とVEE2は、IC内部の基板でショートされていますが、基板の抵抗は必ずしも低くありません。
必ず外部配線で接続してご使用下さい。

端子接続図



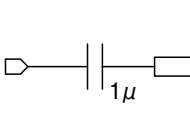
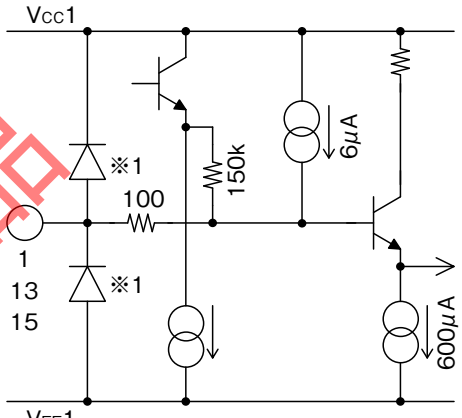
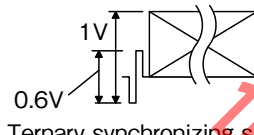
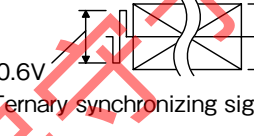

(TOP VIEW)



(BOTTOM VIEW)

1	PRIN	6	PBOUT	11	NC	16	VEE1
2	PS	7	NC	12	VCC1		
3	NC	8	YOUT	13	YIN		
4	VEE2	9	VCC2	14	GND		
5	PROUT	10	NC	15	PBIN		

端子説明

ピンNo.	端子名	端子説明							
機能									
<p>コンポーネントY信号、色差P_B, P_R信号入力 or RGB信号入力 コンポーネントY信号、色差P_B, P_R信号 or RGB信号を入力する端子です。</p> <p>端子電圧：0V typ. 入力インピーダンス：150kΩ</p>									
外付け素子		等価回路							
 <p>未使用時：Open</p>									
入力信号				<p>※1: Diode for ESD Protection</p>					
<p>Component Y signal</p>  <p>Ternary synchronizing signal</p>									
<p>Color difference signal</p>  <p>Ternary synchronizing signal</p>									
<p>RGB signal</p> 									

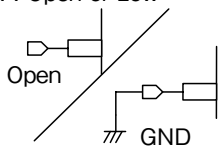
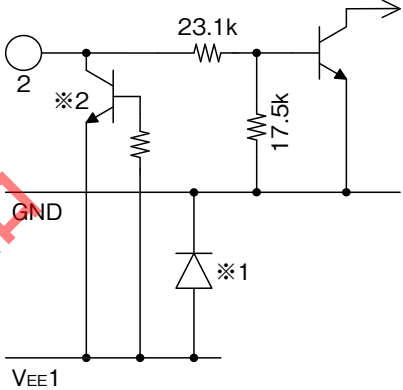
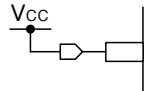
1
13
15

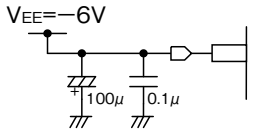
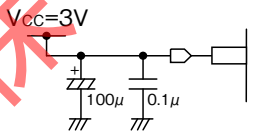
P_{RI}N
Y_IN
P_{BI}N

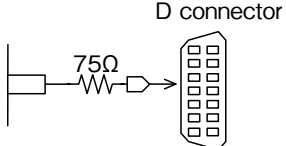
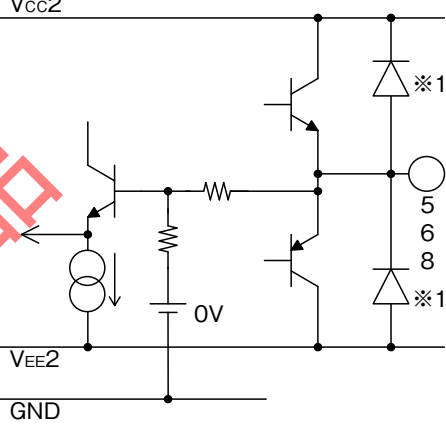
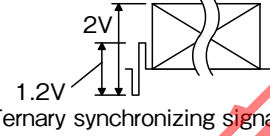


V_{CC}1

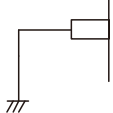
V_{EE}1

※1: Diode for ESD Protection

ピンNo.	端子名	端子説明					
機能							
<p>パワーセーブ選択 この端子に印加する電圧によってパワーセーブON/OFFを選択出来ます。</p> <p>閾値：$V_{PS} < 1V \rightarrow PS\ ON$、$2V < V_{PS} \rightarrow PS\ OFF\ (Active)$ 入力インピーダンス：40.5kΩ typ.</p>							
外付け素子		等価回路					
<p>PS ON : Open or Low</p> 							
<p>PS OFF(Active) :High</p>  <p>未使用時: Vcc</p>							
入力信号							
<p>DC voltage :</p> <table border="1" data-bbox="600 1048 868 1305"> <tr> <td></td> <td>Power Save</td> </tr> <tr> <td>0 to 1V or Open</td> <td>PS ON</td> </tr> <tr> <td>2V to Vcc</td> <td>PS OFF (Active)</td> </tr> </table>					Power Save	0 to 1V or Open	PS ON
	Power Save						
0 to 1V or Open	PS ON						
2V to Vcc	PS OFF (Active)						
		<p>※1: Diode for ESD Protection ※2: Transistor for ESD Protection</p>					

ピンNo.	端子名	端子説明	
4 16	V _{EE2} V _{EE1}	機能	
		<p>負電源電圧供給 負電源電圧印加端子です。-6Vを印加して下さい。 4pin、16pinはIC内部ではショートされていません。 V_{EE2}は出力段回路、V_{EE1}は出力段回路以外に接続されています。</p> <p>注：バイパスコンデンサはできるだけ端子直近に配置して下さい。</p>	
		外付け素子	等価回路
		 <p style="text-align: center;">V_{EE} = -6V</p>	—
入力信号		DC voltage : -7.5 ~ -5.5V	
9 12	V _{CC2} V _{CC1}	機能	
		<p>正電源電圧供給 正電源電圧印加端子です。3Vを印加して下さい。 9pin、12pinはIC内部ではショートされていません。 V_{CC2}は出力段回路、V_{CC1}は出力段回路以外に接続されています。</p> <p>注：バイパスコンデンサはできるだけ端子直近に配置して下さい。</p>	
		外付け素子	等価回路
		 <p style="text-align: center;">V_{CC} = 3V</p>	—
入力信号		DC voltage : 2.7 ~ 5.3V	

ピンNo.	端子名	端子説明	
機能			
<p>コンポーネントY信号,色差PB, PR信号出力 or RGB信号出力 コンポーネントY信号、色差PB, PR信号 or RGB信号を出力する端子です。</p> <p>端子電圧: 0V typ. 出力ダイナミックレンジ: 3.0Vp-p typ.</p>			
外付け素子		等価回路	
5 6 8	P _{ROUT} P _{BOUT} Y _{OUT}	<p style="text-align: center;">D connector</p>  <p style="text-align: center;">未使用時: Open</p>	 <p style="text-align: center;">※1: Diode for ESD Protection</p>
		入力信号	
		<p style="text-align: center;">Component Y signal</p>  <p style="text-align: center;">Ternary synchronizing signal</p>	
		<p style="text-align: center;">Color difference signal</p>  <p style="text-align: center;">Ternary synchronizing signal</p>	
<p style="text-align: center;">RGB signal</p> 			

ピンNo.	端子名	端子説明	
14	GND	機能	
		GND グランド端子です。	
		外付け素子	等価回路
			—
		入力信号	—
—	—		

保守予定品

最大定格

(特記なき場合Ta=25°C)

項目	記号	定格	単位
保存温度	T _{STG}	-55 ~ +150	°C
動作温度	T _{OPR}	-40 ~ +85	°C
正電源電圧	V _{CC max.}	+5.5	V
負電源電圧	V _{EE max.}	-7.5	V
許容損失	P _{D1} (注1)	1.0	W
	P _{D2} (注2)	1.1	W

注1：基板実装時の許容損失です。実装基板サイズ 110×41×0.8mm

層数：4層 材質：ガラス・エポキシ 配線率：65% TABハンダ：無し (0%)

注2：基板実装時の許容損失です。実装基板サイズ 110×41×0.8mm

層数：4層 材質：ガラス・エポキシ 配線率：65% TABハンダ：有り (100%)

推奨動作条件

項目	記号	定格	単位
動作温度	T _{OPR}	-40 ~ +85	°C
正動作電圧	V _{CCOP}	2.7 ~ 5.3	V
負動作電圧	V _{EEOP}	-7.5 ~ -5.5	V

保守予定印

電氣的特性 (DC特性)

(特記なき場合 Ta = 25°C, Vcc = 3V, VEE = -6V)

項目	記号	測定条件	最小	標準	最大	単位	
正消費電流	ICC	No signal VPS=3V	21	30	39	mA	
負消費電流	IEE	No signal VPS=3V	21	30	39	mA	
パワーセーブ時正消費電流	ICC_PS	No signal PS open or VPS=0V		0.1	1	μA	
パワーセーブ時負消費電流	IEE_PS	No signal PS open or VPS=0V		0.1	1	μA	
出 電 子 電 圧	入力	VIN	13, 15, 1pin	0.0		V	
	出力	VOUT	8, 6, 5pin	-0.18	0.0	0.18	V
	出力終端中点	VOUT75	75Ω終端中点	-0.09	0.0	0.09	V
PS制御端子 入力電圧	High	VPSH	2 pin	2.0		Vcc	V
	Low	VPSL	2 pin	GND		1.0	V
PS制御端子入力電流	IPSH	2 pin VPS=3V	50	85	120	μA	
PS制御端子リーク電流	IPSL	2 pin VPS=0 V		30	100	nA	
負電源 逆方向許容電圧 (注4)	VEEreverse1	No signal at Power Save			0.36	V	
	VEEreverse2	Ta=85°C No signal at Power Save			(0.16) (注3)	V	

注 3：カッコ内は設計保証値です。

注 4：負電源逆方向許容電圧について

パワーセーブON (PS端子電圧 0 ~ 1V or Open) の時に適用される仕様です。

負電源VEEがOFF、かつ正電源VccがONの時に、GND-VEE間の電位が逆転して(VEE電位>GND電位)、許容電圧を越えると、寄生ダイオードがONしてVcc-GND間に電流が流れます。

負電源OFF時に正電源をONする場合は、VEE-GND間の電圧を、「負電源逆方向許容電圧」以下に抑えて下さい。

Power Save ON (PS<1V or Open)		正電源 Vcc	
		ON (Example : +3V)	OFF (Open)
負電源 VEE	ON (Example : -6V)	don't care	don't care
	OFF (Open)	VEE-GND < 負電源逆方向許容電圧	don't care

注：デバイスがパワーセーブOFF (アクティブ) の時、負電源OFF、かつ正電源ONは禁止条件です。

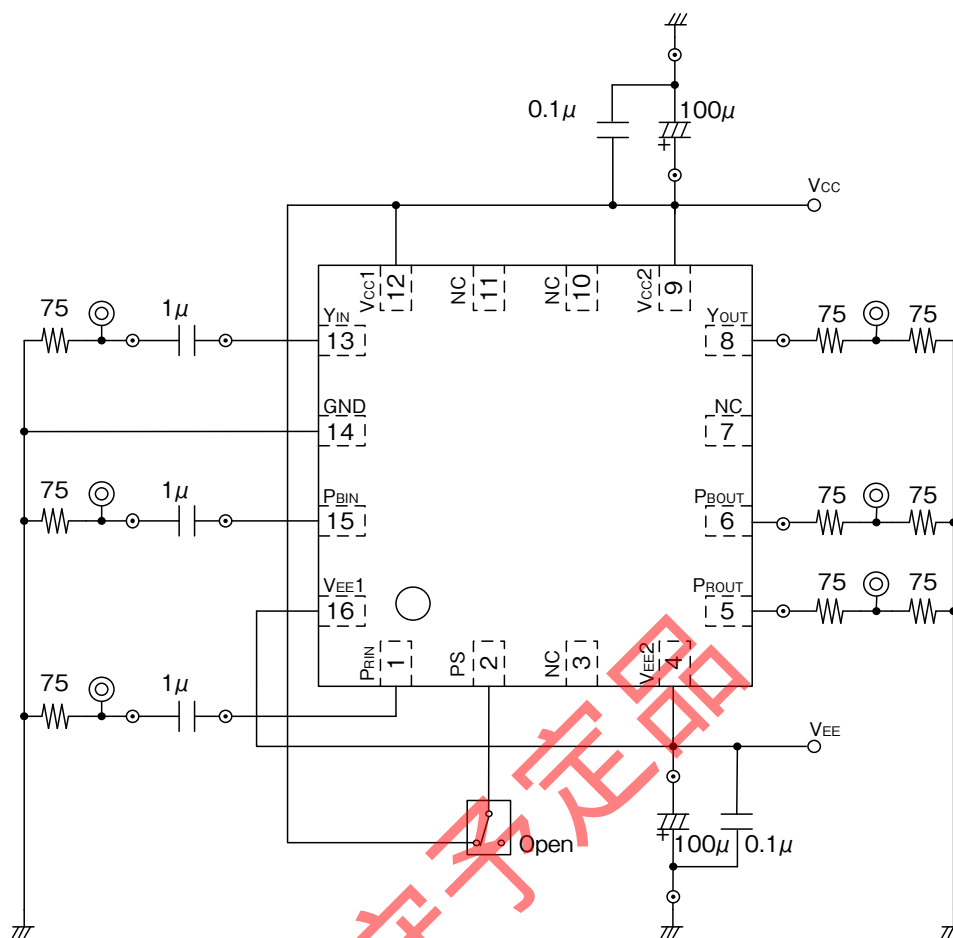
Power Save ON =Device Active (PS>2V)		正電源 Vcc	
		ON (Example : +3V)	OFF (Open)
負電源 VEE	ON (Example : -6V)	don't care	don't care
	OFF (Open)	禁止	don't care

電気的特性 (AC特性)

(特記なき場合 Ta = 25°C, VCC = 3V, VEE = -6V)

項目	記号	測定条件	最小	標準	最大	単位
入力インピーダンス	Y _{IN} , P _{BIN} , P _{RIN}	13, 15, 1pin	100	150	200	kΩ
電圧利得	G _{Y, PB, PR}	SIN wave : 1V f=100kHz	5.7	6.0	6.3	dB
周波数特性 1 (Y)	f _{1Y}	SIN wave : 1V 27MHz/100kHz	-3.0	-1.0		dB
	f _{2Y}	SIN wave : 1V 54MHz/100kHz		-26	-20	dB
周波数特性 2 (P _B , P _R)	f _{3PB, PR}	SIN wave : 1V 13.5MHz/100kHz	-3.0	-1.0		dB
	f _{4PB, PR}	SIN wave : 1V 54MHz/100kHz		-30	-20	dB
出力ダイナミックレンジ	DR _{YOUT} , P _{BOUT} , P _{ROUT}	SIN wave : 1V THD=1.0%	2.6	3.0		V
群遅延時間 1 (Y)	t _{1GDY}	at 100kHz		20	40	ns
群遅延時間 2 (P _B , P _R)	t _{2GDPB, PR}	at 100kHz		20	40	ns
群遅延時間偏差 3 (Y)	Δt _{3GDY}	to 4MHz		1	10	ns
		to 12MHz		1	10	ns
群遅延時間偏差 4 (P _B , P _R)	Δt _{4GDPB, PR}	to 4MHz		1	10	ns
		to 6MHz		1	10	ns
		to 12MHz		6	15	ns
Ch間 群遅延時間偏差 5	Δt _{5chGD}	Between Y and P _B (P _R) at 4MHz		2	10	ns
Ch間 群遅延時間偏差 6	Δt _{6chGD}	Between Y and P _B (P _R) at 12MHz		5	10	ns
微分利得	DG (Y _{OUT})	Staircase signal 1V		1	2	%
微分位相	DP (Y _{OUT})	Staircase signal 1V		1	2	deg
クロストーク 1	CT1	f=4.43MHz, 1V		-60	-55	dB
クロストーク 2	CT2	f=20MHz, 1V		-45	-40	dB
S/N	SN _Y , P _B , P _R	BW : 100k ~ 12MHz		65		dB

測定回路図

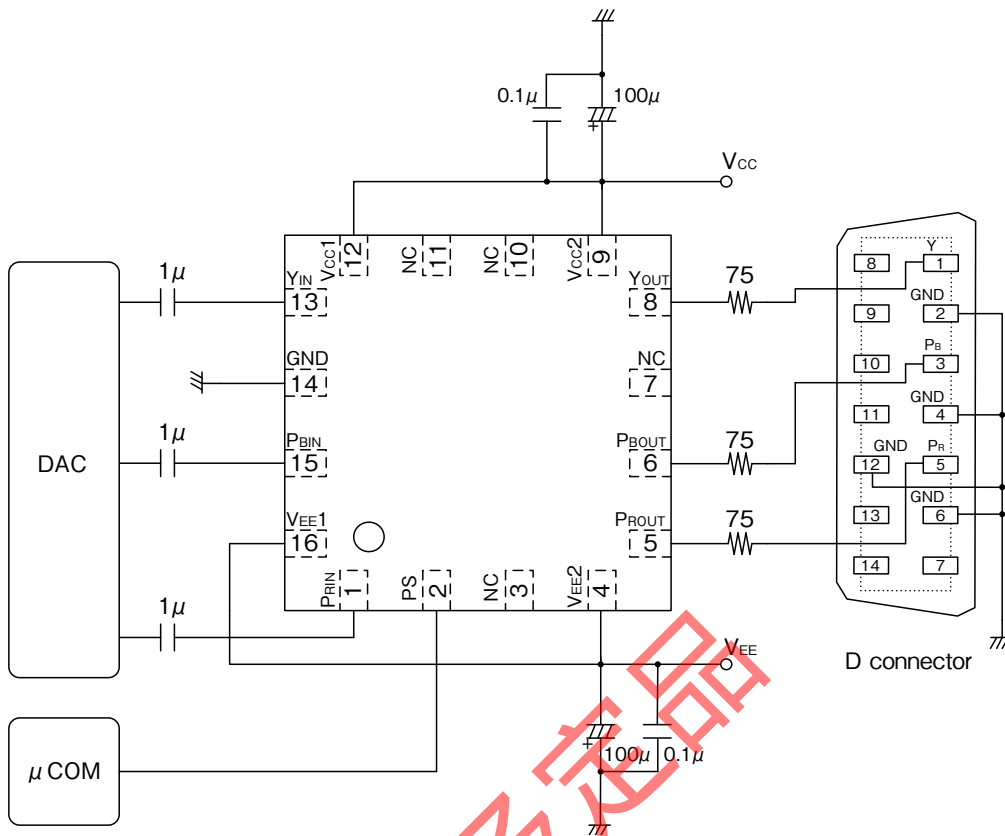


スイッチ制御表

■ パワーセーブ選択

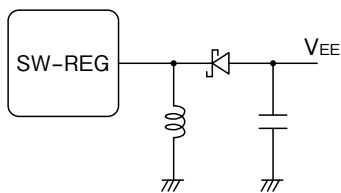
Control terminal	Power save
PS	
Low (Open)	ON
High	OFF

応用回路例



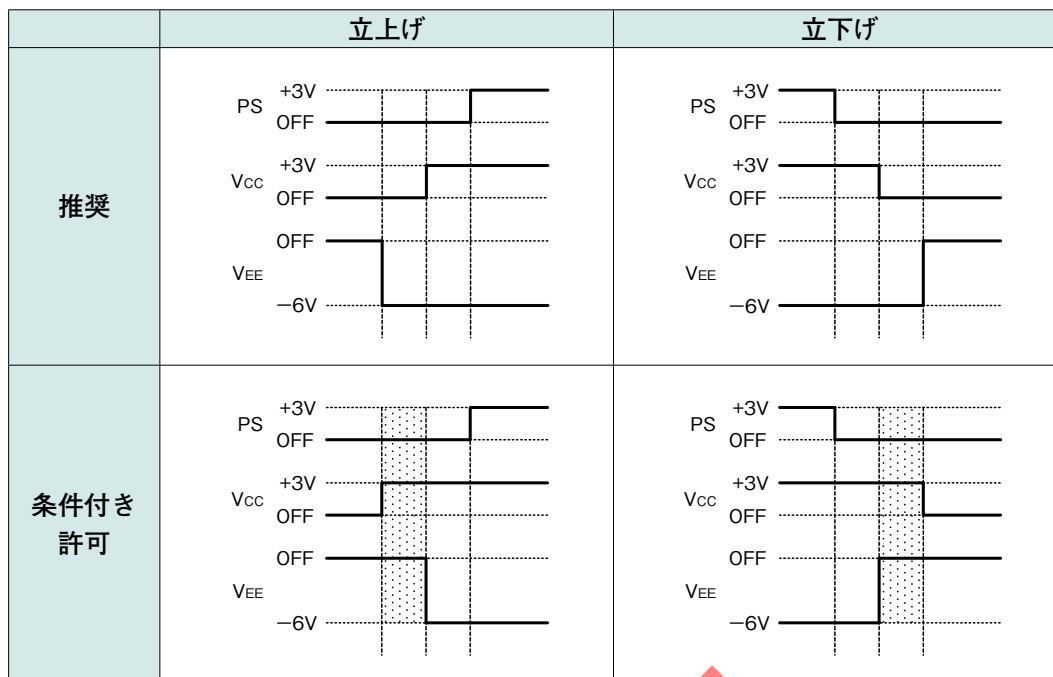
注：基板設計の際に、電源のバイパスコンデンサはV_{CC}, V_{EE}端子（ピン）のできるだけ近くに配置して下さい。
 注：基板設計の際に、信号出力端子へ付加される浮遊容量成分は20pF以下になるようにして下さい。

負電源回路例



注：セット上で、スタンバイなどの動作モードにおいて、V_{EE}OFFの状態でも長時間V_{CC}を通电するような場合は、負電源端子は、ショットキーダイオードなどでクランプし、GND電位から0.36V (T_a=25℃) 以上持ち上げられないようにして下さい。
 例えば、上図のようにSW-REGを使用した負電源回路構成としても問題ありません。

■電源立上げ、立下げシーケンス推奨



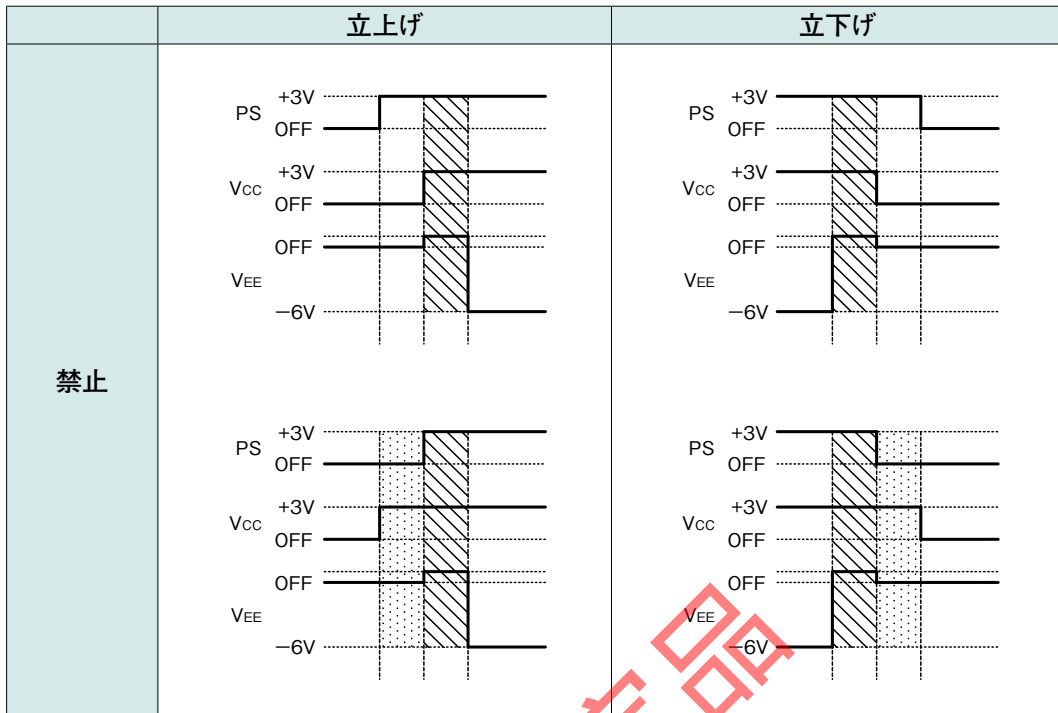
条件付き許可
 (外付けダイオードで V_{EE} 電位を $0.36V$ ($T_a=25^\circ C$)以下にクランプした場合のみ許可)

注： V_{EE} と接続されているICチップ内の基板電位が不定の状態、 V_{CC} をONすると、 V_{EE} が持ち上がり、ICチップ内の寄生ダイオードがONして、 $V_{CC}-GND$ 間に過電流(70mA程度)が流れます。

注： V_{EE} OFF時に V_{CC} をONするシーケンスを使用する場合は、 $V_{EE}-GND$ 間にショットキーダイオードの様な V_f の十分低い素子を挿入して V_{EE} 電位を $0.36V$ ($T_a=25^\circ C$)以下におさえて下さい。

■電源立上げ、立下げシーケンス禁止モード

PS端子がHighの時の電源操作を禁止モードとします。



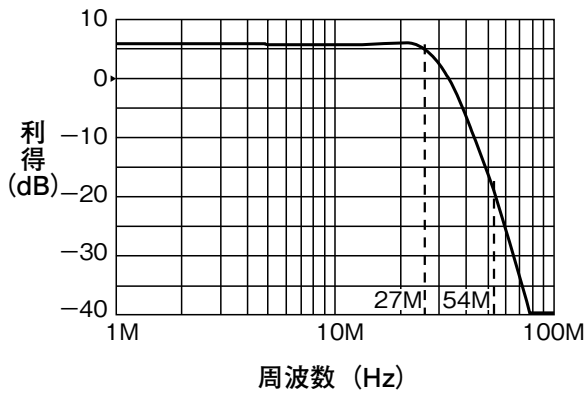
/// 禁止モード

注：PS端子がHigh (Active) の時は、 $V_{CC}-V_{EE}$ 間の電流が増加するため、ダイオードクラ
ンプ回路でも過電流を防止しきれなくなります。

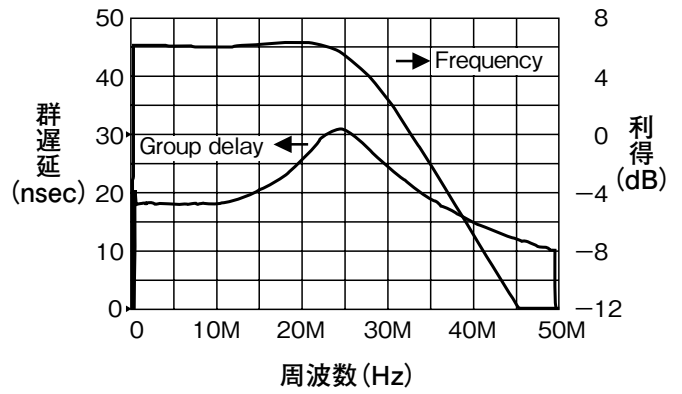
V_{EE} の電位が不定になるような電源操作の際には、必ずPS端子をLow (Open) にして
下さい。

特性図

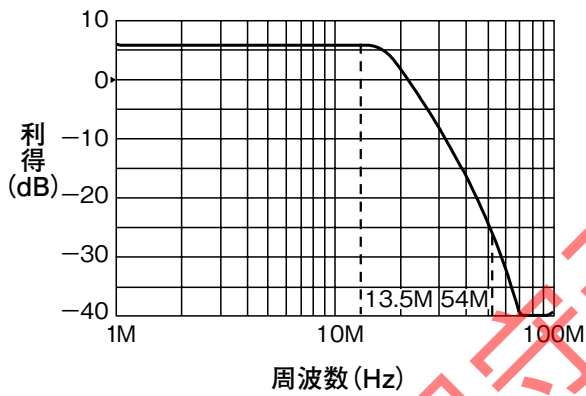
■周波数特性1 (Y_{OUT})



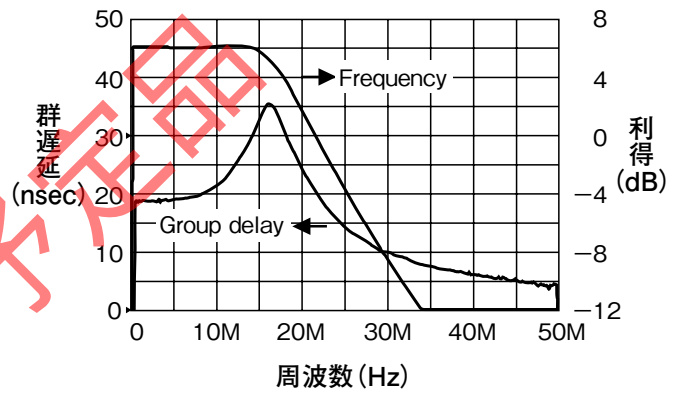
■群遅延1 (Y_{OUT})



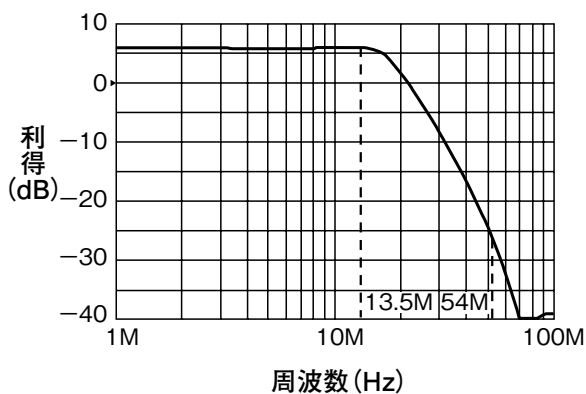
■周波数特性2 (P_{BOUT})



■群遅延2 (P_{BOUT})



■周波数特性3 (P_{ROUT})



■群遅延3 (P_{ROUT})

