

システムリセット用IC Monolithic IC PST573

'01.11.21

概要

本ICは、さまざまなCPUシステムやその他のロジックシステムにおいて、電源投入時や電源瞬断時に電源電圧を検出し、確実にシステムにリセットをかける機能を持つICです。本ICは、高抵抗プロセスと小電流化回路設計技術を用いて開発した、超低消費電流のハイリセットタイプのシステムリセットICです。

特長

- (1) 超低消費電流である
- (2) 動作限界電圧が低い
- (3) ON時出力電流が大きい
- (4) 検出電圧にはヒステリシス電圧を設けている
- (5) 検出電圧は10ランクを用意

$I_{cch} = 450\mu A$ typ. $I_{ccl} = 1\mu A$ typ.
0.65V typ.
-6mA typ.
50mV typ.

PST573 C:4.5V typ. H:3.1V typ.
D:4.2V typ. I:2.9V typ.
E:3.9V typ. J:2.7V typ.
F:3.6V typ. K:2.5V typ.
G:3.3V typ. L:2.3V typ.

パッケージ

MMP-3A (PST573□M)

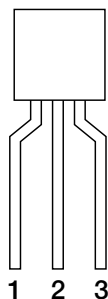
TO-92A (PST573□)

※□には検出電圧ランクが入ります。

用途

- (1) マイコン・CPU・MPUのリセット回路
- (2) ロジック回路のリセット回路
- (3) バッテリー電圧チェック回路
- (4) バックアップ電源の切り替え回路
- (5) レベル検出回路

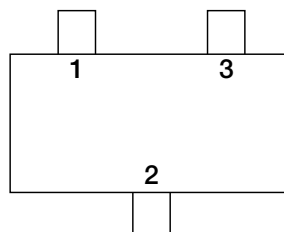
端子接続図



1 2 3

TO-92A

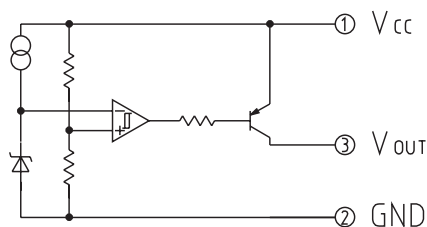
1	V _{CC}
2	GND
3	V _{OUT}



MMP-3A
(TOP VIEW)

1	V _{CC}
2	GND
3	V _{OUT}

等価回路図



最大定格 (Ta=25°C)

項目	記号	定格	単位
保存温度	T _{STG}	-40~+125	°C
動作温度	T _{OPR}	-20~+75	°C
電源電圧	V _{CC max.}	-0.3~10	V
許容損失	P _d	200(MMP-3A) 300(TO-92A)	mW

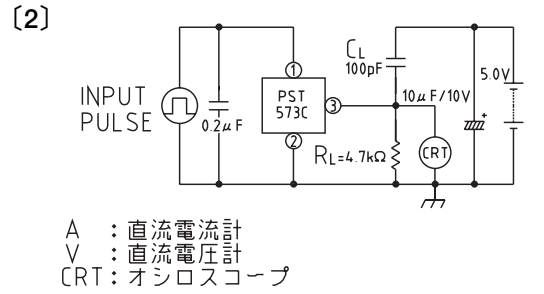
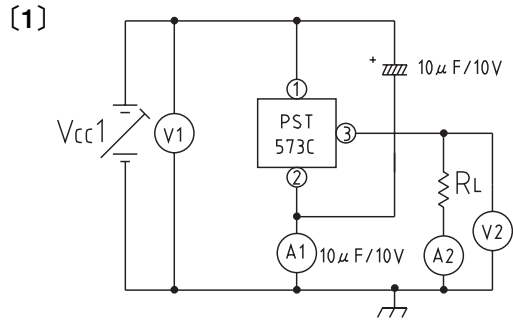
電気的特性 (Ta=25°C) (指定なき抵抗の単位はΩ)

項目	記号	測定回路	測定条件	最小	標準	最大	単位	
検出電圧	V _s	1	R _L = 4.7k V _{OL} ≥ V _{CC} - 0.4V V _{CC} = H → L	PST573C	4.3	4.5	4.7	V
				PST573D	4.0	4.2	4.4	
				PST573E	3.7	3.9	4.1	
				PST573F	3.4	3.6	3.8	
				PST573G	3.1	3.3	3.5	
				PST573H	2.9	3.1	3.3	
				PST573I	2.75	2.90	3.05	
				PST573J	2.55	2.70	2.85	
				PST573K	2.35	2.50	2.65	
				PST573L	2.15	2.30	2.45	
ヒステリシス電圧	ΔV _s	1	R _L = 4.7k V _{CC} = L → H → L	25	50	100	mV	
検出電圧温度係数	V _s /ΔT	1	R _L = 4.7k Ta = -20°C ~ +75°C		±0.01		%/°C	
ハイレベル出力電圧	V _{OH}	1	V _{CC} = V _{s min.} - 0.05V R _L = 4.7k	V _{CC} -0.4			V	
出力リーク電流	I _{OH}	1	V _{CC} = 7.5V			0.1	μA	
ON時回路電流	I _{CCL}	1	V _{CC} = V _{s min.} - 0.05V R _L = ∞		450	700	μA	
OFF時回路電流	I _{CCH}	1	V _{CC} = V _{s typ.} / 0.85V R _L = ∞		1.0	1.8	μA	
“H”伝達遅延時間	tpLH	2	R _L = 4.7k ※1 C _L = 100pF		25	60	μs	
“L”伝達遅延時間	tpHL	2	R _L = 4.7k ※1 C _L = 100pF		8	20	μs	
動作限界電圧	V _{opL}	1	R _L = 4.7k V _{OL} ≥ V _{CC} - 0.4V		0.65	0.85	V	
ON時出力電流 1	I _{OL I}	1	V _{CC} = V _{s min.} - 0.05V R _L = 0	-2.0	-6.0		mA	
ON時出力電流 2	I _{OL II}	1	Ta = -20°C ~ +75°C ※2 R _L = 0	-1.5			mA	

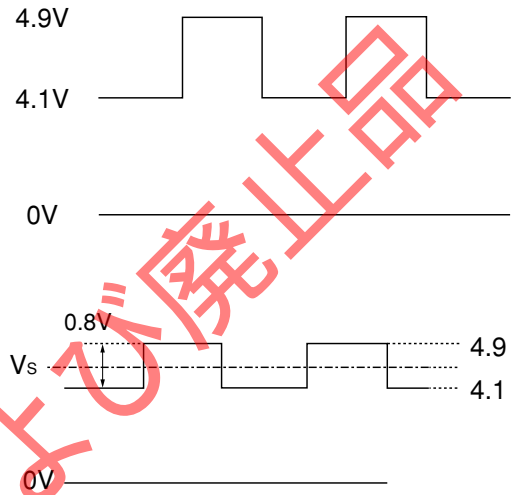
注1: ※1 tpLH: V_{CC} = (V_{s typ.} - 0.4V) → (V_{s typ.} + 0.4V)、tpHL: V_{CC} = (V_{s typ.} + 0.4V) → (V_{s typ.} - 0.4V)

注2: ※2 V_{CC} = V_{s min.} - 0.15V

測定回路図



INPUT PULSE

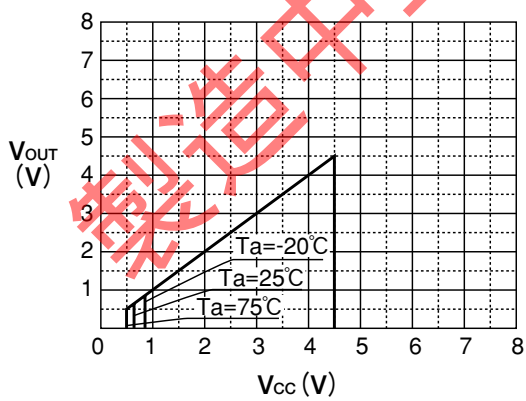


注：入力モデルはPST573Cの例です。

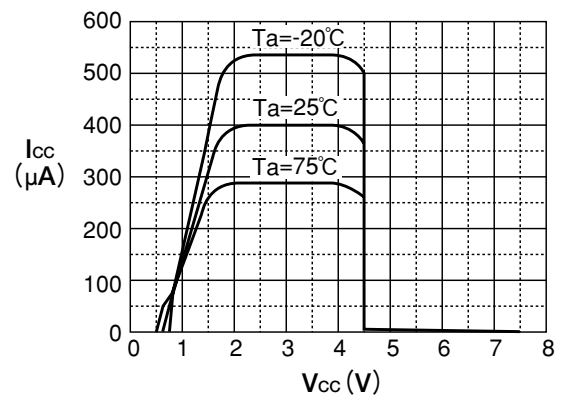
特性図

(代表例:PST573C)

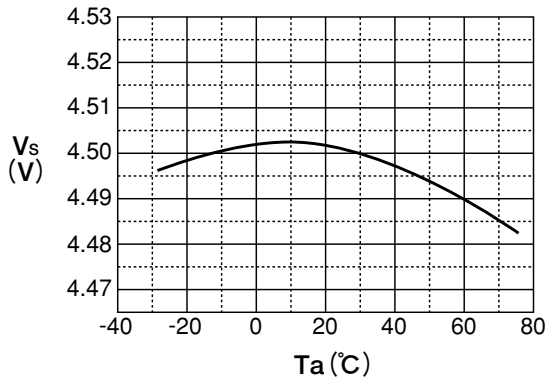
Vcc vs. Vout



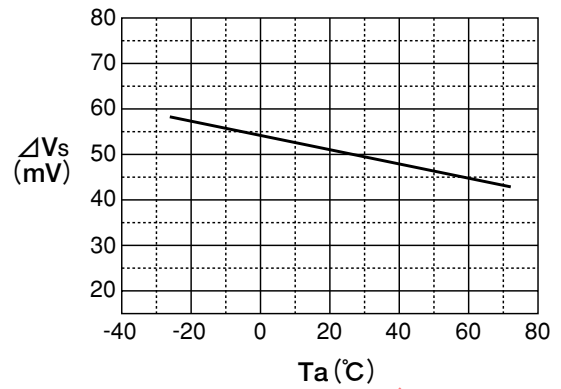
Vcc vs. Icc



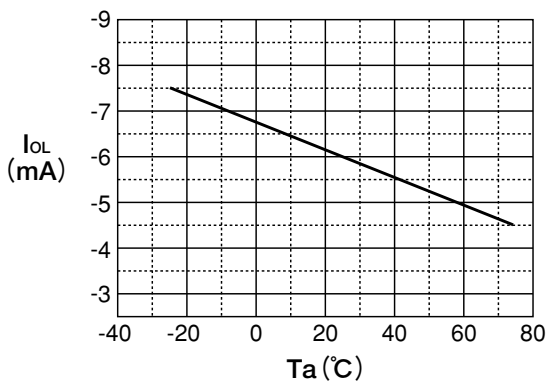
■ V_s vs. T_a



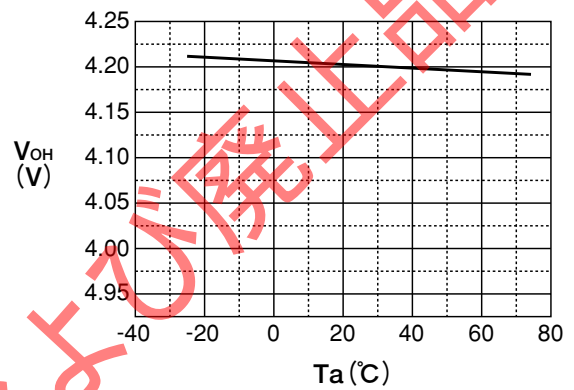
■ ΔV_s vs. T_a



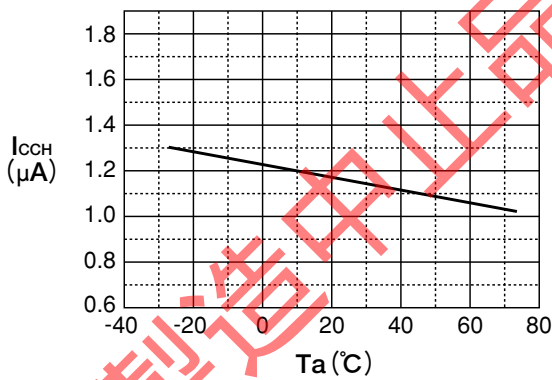
■ I_{OL} vs. T_a



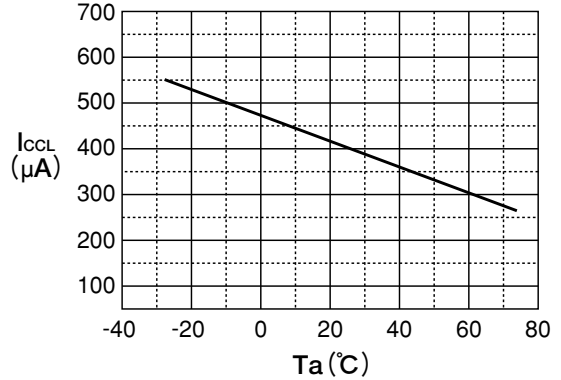
■ V_{OH} vs. T_a



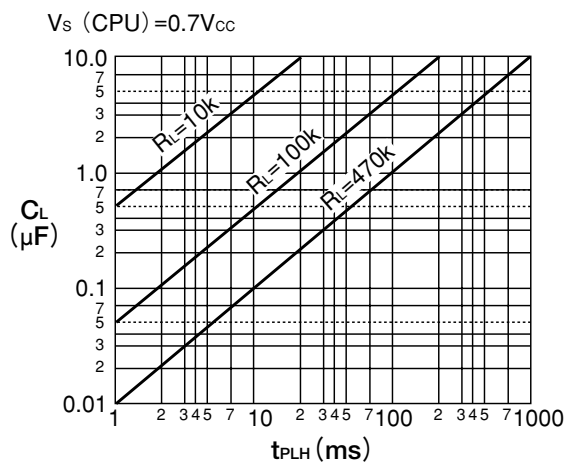
■ I_{CCH} vs. T_a



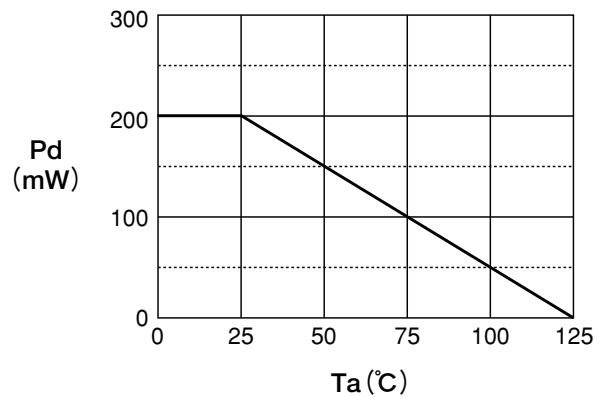
■ I_{CCL} vs. T_a



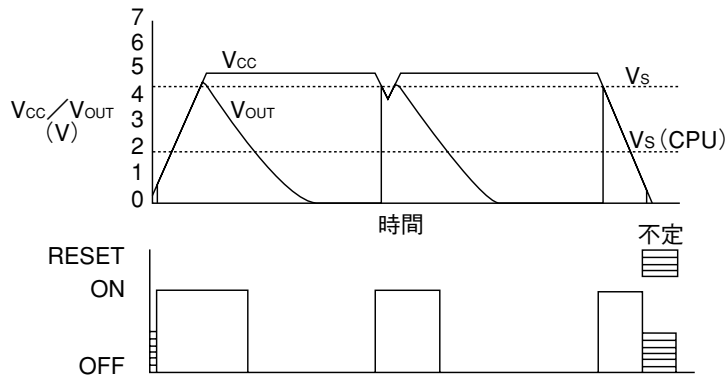
■ C_L (R_L) vs. t_{PLH}



■ P_d vs. T_a

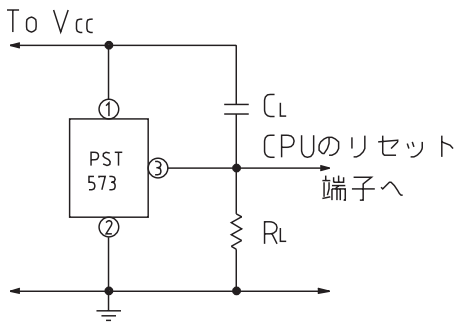


タイミングチャート



応用回路図

(1) 通常のハードリセット



遅延時間 (tpLH)

$$\approx C_L \times R_L \times \left[\ln \frac{V_{CC} - 0.2}{V_{s\text{cpu}}} \right] + 0.025 \text{ (ms)}$$

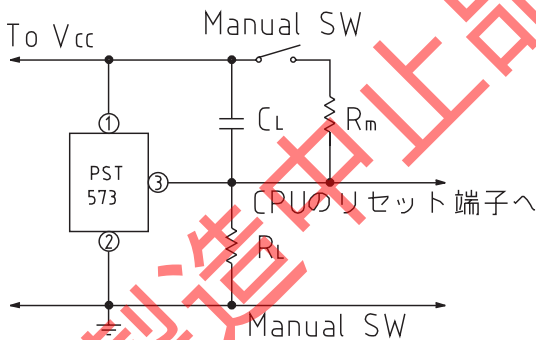
CL : μF

RL : kΩ Vs cpu : CPU、MPU等のリセット
スレッシュホールド電圧

電圧 : V

注 : Vccラインのインピーダンスが高い場合は、ICの1-2端子間にコンデンサを接続して使用して下さい。

(2) マニュアルリセット追加



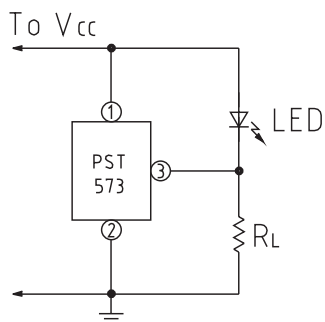
注1 : RL、CL、RmにてManual SWのチャタリングを防止して使用して下さい。

また、Rmは下記条件にて設定して下さい。

$$R_m \leq 1/20R_L$$

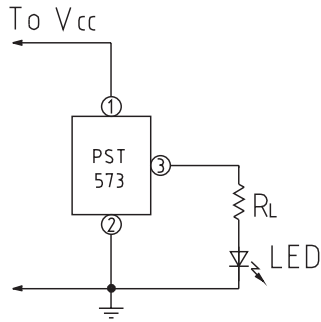
注2 : Vccラインのインピーダンスが高い場合は、ICの1-2端子間にコンデンサを接続して使用して下さい。

(3) バッテリーチェック (High電圧でLED ON)



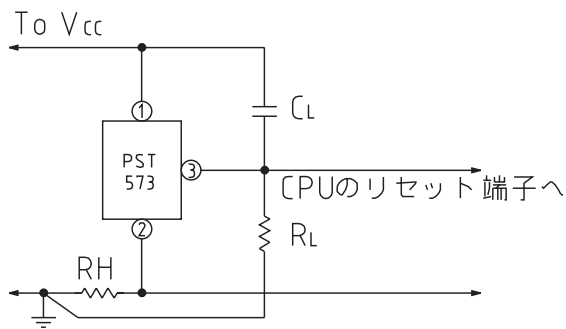
注 : Vccラインのインピーダンスが高い場合は、ICの1-2端子間にコンデンサを接続して使用して下さい。

(4) バッテリーチェッカ (Low電圧でLED ON)



注：Vccラインのインピーダンスが高い場合は、ICの1-2端子間にコンデンサを接続して使用して下さい。

(5) ヒステリシス電圧UP方法



システムの安定動作上ヒステリシス電圧を大きくして使用する場合は、下記にてRHを決め、外付けして使用して下さい。

ただし、Icchは-5000PPM/°Cありますので、広範囲の温度で使用する場合は、温度保障をして (RHにて) 使用して下さい。

ヒステリシス電圧のUP分 (ΔV_{sup}) は

$$\Delta V_{sup} \approx RH \times I_{ccl}$$

トータルヒステリシス電圧 (ΔV_{stotal}) は

$$\Delta V_{stotal} \approx V_s + \Delta V_{sup}$$

注：Vccラインのインピーダンスが高い場合は、ICの1-2端子間にコンデンサを接続して使用して下さい。

