

カナルプラス対応I²C BUS制御4入力3出力AVスイッチ Monolithic IC MM1422, 1423, 1442, 1443 '99.6.21

概要

本ICは、欧州向けVTR・DVD用に開発したカナルプラス対応のI²C BUS制御4入力3出力AVスイッチです。機種は4機種で、オーディオ系はステレオとモノラル、ビデオ系はクランプ回路ありとなしをそれぞれご用意しております。

特長

- (1) I²C BUSによるシリアルコントロール。
- (2) ビデオ系75Ωドライバ2出力内蔵、オーディオ系600Ωドライバ2出力内蔵。
- (3) 外部端子よりオーディオミュート可能。
- (4) 動作電源電圧 11V～13V
- (5) ビデオ系入力は、クランプあり・なしの2種類。
- (6) オーディオ系は、モノラル・ステレオの2種類。

パッケージ

SSOP-34A (MM1443XJ)

用途

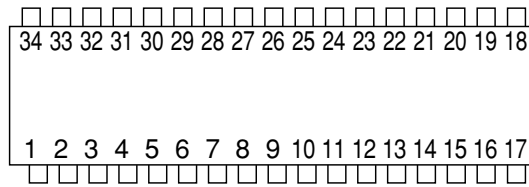
- (1) カナルプラス対応欧州向けVTR
- (2) DVD

シリーズ一覧

	ビデオ入力 クランプ	ステレオ	モノラル
MM1422			○
MM1423		○	
MM1442	○		○
MM1443	○	○	

端子接続図

MM1443XJ

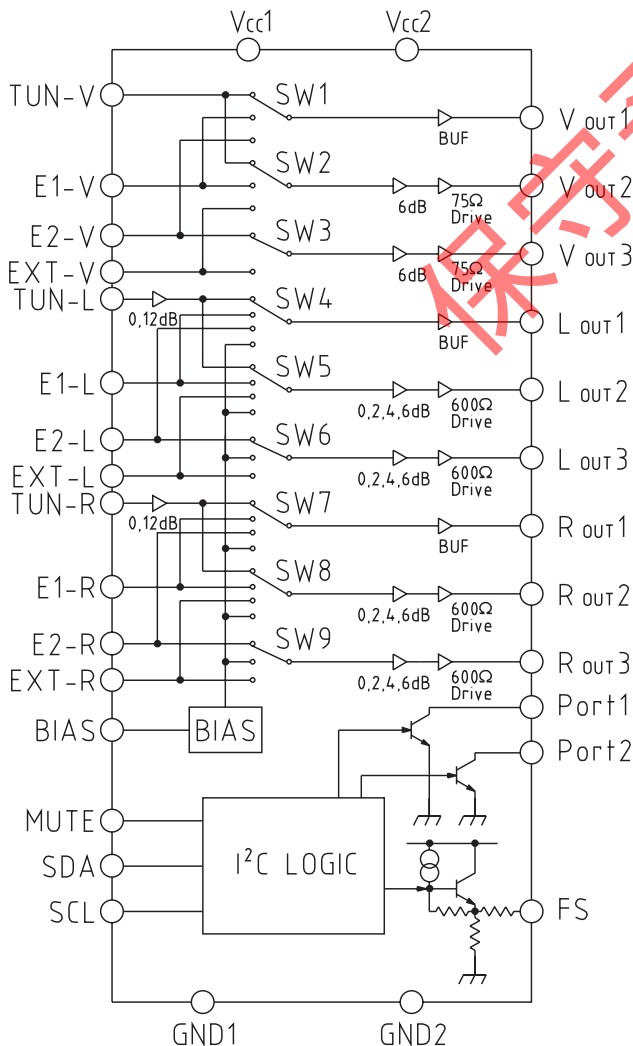


SSOP-34A

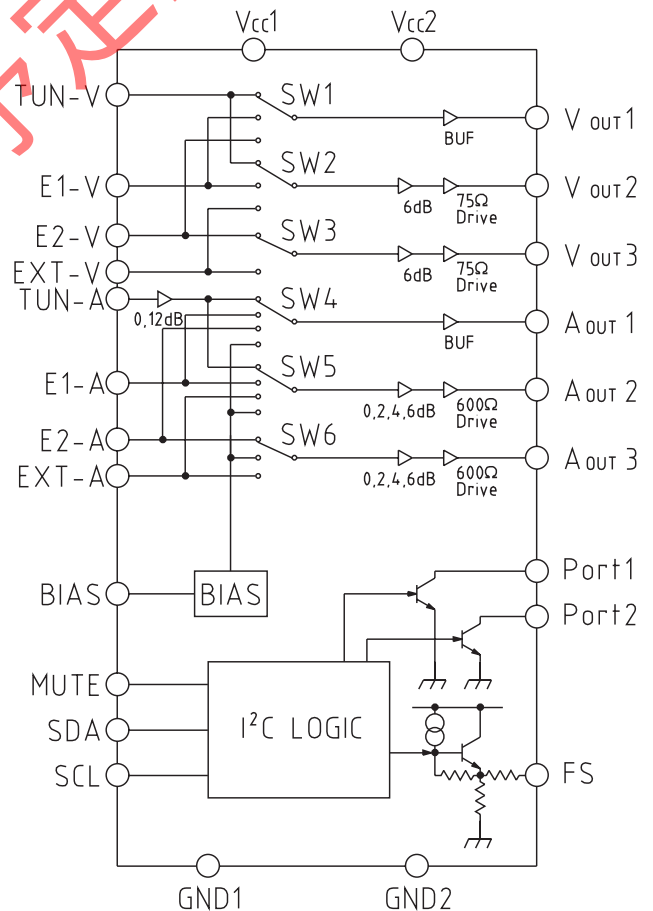
1	E1-V	10	E1-L	19	GND1	28	TUN-V
2	Vcc2	11	FS	20	TUN-R(N.C.)	29	Vout3
3	E2-V	12	EXT-R(N.C.)	21	Rout3(N.C.)	30	Vout2
4	Vcc1	13	Port1	22	Rout2(N.C.)	31	Vout1
5	EXT-V	14	E2-R(N.C.)	23	Rout1(N.C.)	32	SDA
6	EXT-L	15	Port2	24	TUN-L	33	SCL
7	BIAS	16	E1-R(N.C.)	25	Lout3	34	GND2
8	E2-L	17	NC	26	Lout2		
9	Mute	18	NC	27	Lout1		

ブロック図

ステレオタイプ (MM1423、MM1443)



モノラルタイプ (MM1422、MM1442)



代表機種を紹介

カナルプラス対応I²C BUS制御4入力3出力AVスイッチ Monolithic IC MM1443

端子説明

ピンNo.	端子名	機能	等価回路図
1 3 5 28	E1-V E2-V EXT-V TUN-V	映像系入力端子	
2 4	Vcc2 Vcc1	Vcc2は75Ωドライバ用電源電圧端子	
13 15	Port1 Port2	ポート出力端子	
6 8 10 12 14 16 20 24	EXT-L E2-L E1-L EXT-R E2-R E1-R TUN-R TUN-L	音声系入力端子	
7	BIAS	バイアス端子	

ピンNo.	端子名	機能	等価回路図
9	Mute	ミュート端子	
19 34	GND1 GND2	GND2は75Ωドライバ用GND端子	
11	FS	FS出力端子	
21 22 25 26	Rout3 Rout2 Lout3 Lout2	音声系ドライバ出力端子	
23 27	Rout1 Lout1	音声系バッファ出力端子	

保守予定品

ピンNo.	端子名	機能	等価回路図
29 30	V _{OUT3} V _{OUT2}	映像系ドライバ出力端子	
31	V _{OUT1}	映像系バッファ出力端子	
32	SDA	SDA端子	
33	SCL	SCL端子	
17 18	NC		

最大定格

(Ta=25°C)

項目	記号	定格	単位
保存温度	T _{STG}	-40~+125	°C
動作温度	T _{OPR}	-25~+75	°C
電源電圧	V _{CC max.}	15	V
許容損失	P _d	700	mW

推奨動作条件

項目	記号	定格	単位
動作温度	T _{OPR}	-25~+75	°C
動作電圧	V _{OP}	11~13	V

電気的特性

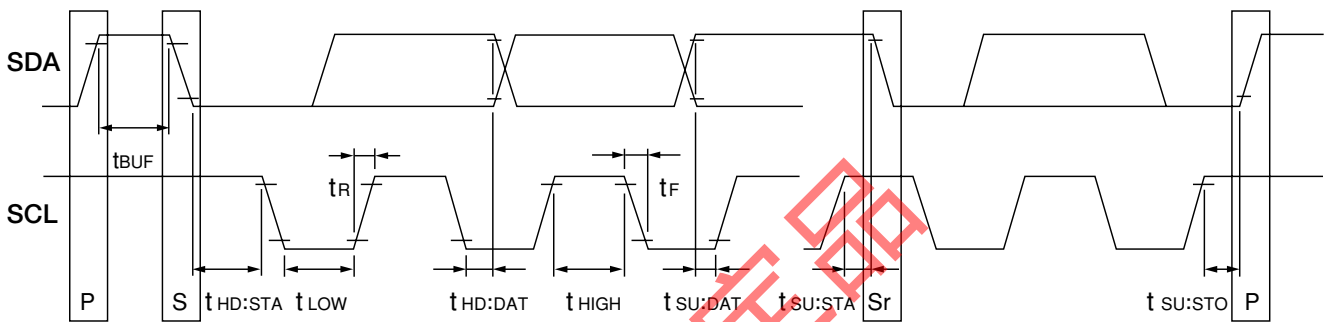
(特記なき場合Ta=25°C、V_{CC}=12V)

項目	記号	測定条件	最小	標準	最大	単位
消費電流	I _{CC}	無信号、無負荷		33.5	40.0	mA
[FS端子出力レベル]						
High電圧	V _{FSH}	FS端子制御 High選択時	9.5	11.0	12.0	V
Middle電圧	V _{FMS}	FS端子制御 Mid選択時	4.5	6.0	7.0	V
Low電圧	V _{FSL}	FS端子制御 Low選択時		0.2	1.0	V
[クロストーク]						
V _{out1}	CT _{V1}	V _{IN} =1V _{P-P} f=4.43MHz		-70	-50	dB
V _{out2}	CT _{V2}					
V _{out3}	CT _{V3}					
L _{out1}	CT _{L1}	V _{IN} =1V _{rms} f=1kHz		-90	-70	dB
L _{out2}	CT _{L2}					
L _{out3}	CT _{L3}					
R _{out1}	CT _{R1}	V _{IN} =1V _{rms} f=1kHz		-90	-70	dB
R _{out2}	CT _{R2}					
R _{out3}	CT _{R3}					
[V _{out1}]						
電圧利得	G _{V1}	V _{IN} =1V _{P-P} f=100kHz	-0.5	0	+0.5	dB
周波数特性	F _{V1}	V _{IN} =1V _{P-P} 10MHz/100kHz	-1.0	0	+1.0	dB
微分利得	DG ₁	V _{IN} =1V _{P-P} :階段波 APL=10~90%	-3	0	+3	%
微分位相	DP ₁	V _{IN} =1V _{P-P} :階段波 APL=10~90%	-3	0	+3	deg
最大出力レベル	V _{OV1}	f=100kHz THD<1.0%の最大出力	2.1			V _{P-P}
入力端子電圧	V _{IV1}	無信号、無負荷	2.3	2.8	3.3	V
出力端子電圧	V _{OV1}	無信号、無負荷	1.0	1.5	2.0	V
[V _{out2} , V _{out3}]						
電圧利得	G _{V2} G _{V3}	V _{IN} =1V _{P-P} f=100kHz	5.5	6.0	6.5	dB
周波数特性	F _{V2} F _{V3}	V _{IN} =1V _{P-P} 10MHz/100kHz	-1.0	0	+1.0	dB
微分利得	DG ₂ DG ₃	V _{IN} =1V _{P-P} :階段波 APL=10~90%	-3	0	+3	%

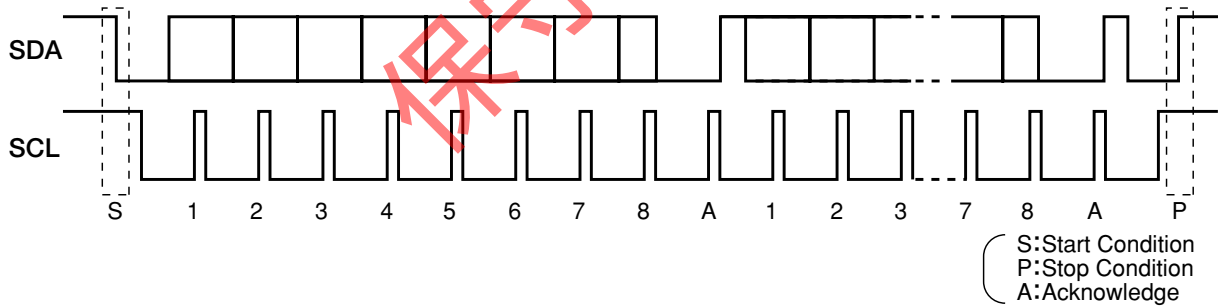
項目	記号	測定条件	最小	標準	最大	単位
微分位相	DP ₂ DP ₃	V _{IN} =1V _{P-P} :階段波 APL=10~90%	-3	0	+3	deg
最大出力レベル	V _{OV2} V _{OV3}	f=100kHz THD<1.0%の最大出力	4.2			V _{P-P}
入力端子電圧	V _{IV2} V _{IV3}	無信号・無負荷	2.3	2.8	3.3	V
出力端子電圧	V _{OV2} V _{OV3}	無信号・無負荷	1.0	1.5	2.0	V
[Lout1, Rout1]						
電圧利得	G _{1L1}	V _{IN} =1V _{rms} f=1kHz TUN-L GAIN調整 0dB時	-0.5	0	+0.5	dB
	G _{2L1}	V _{IN} =0.25V _{rms} f=1kHz TUN-L GAIN調整 12dB時	11.5	12	12.5	dB
最大出力レベル	DL ₁	V _{CC} =12V f=1kHz THD<0.5%の最大出力	3.0			V _{rms}
全高調波歪率	THD _{L1}	V _{OUT} =1V _{rms} となるV _{IN} f=1kHz		0.03	0.1	%
出力雑音電圧	V _{NL1}	Aカーブ 帯域 20kHz		3	50	μV _{rms}
出力オフセット電圧	V _{OFL1}	SW切り換え時のDC段差	-15	0	15	mV
入力インピーダンス	Z _{INL1}		100	150	200	kΩ
入力端子電圧	V _{IL1}	無信号・無負荷	5.30	5.65	6.00	V
出力端子電圧	V _{OL1}	無信号・無負荷	5.30	5.65	6.00	V
[Lout2, Lout3, Rout2, Rout3]						
電圧利得	G _{0L2} G _{0L3}	V _{IN} =1V _{rms} TUN-L=0dB 出力GAIN調整 0dB時	-0.5	0	+0.5	dB
	G _{2L2} G _{2L3}	V _{IN} =1V _{rms} TUN-L=0dB 出力GAIN調整 2dB時	1.5	2	2.5	dB
	G _{4L2} G _{4L3}	V _{IN} =1V _{rms} TUN-L=0dB 出力GAIN調整 4dB時	3.5	4	4.5	dB
	G _{6L2} G _{6L3}	V _{IN} =1V _{rms} TUN-L=0dB 出力GAIN調整 6dB時	5.5	6	6.5	dB
最大出力レベル	V _{L2} V _{L3}	V _{CC} =12V f=1kHz THD<0.5%の最大出力	3.0			V _{rms}
全高調波歪率	THD _{L2} THD _{L3}	V _{OUT} =1V _{rms} となるV _{IN} f=1kHz G=0, 2, 4, 6dB		0.03	0.1	%
出力雑音電圧	V _{NL2} V _{NL3}	Aカーブ 帯域 20kHz		20	50	μV _{rms}
出力オフセット電圧	V _{OFL2} V _{OFL3}	SW切り換え時のDC段差	-15	0	15	mV
入力インピーダンス	Z _{INL2} Z _{INL3}		100	150	200	kΩ
入力端子電圧	V _{IL2} V _{IL3}	無信号・無負荷	5.30	5.65	6.00	V
出力端子電圧	V _{OL2} V _{OL3}	無信号・無負荷	5.30	5.65	6.00	V
[ロジック部] (次頁参照)						
入力電圧 L	V _{IL}	I ² C論理のLレベル判定値	0.0		1.5	V
入力電圧 H	V _{IH}	I ² C論理のHレベル判定値	3.0		5.0	V
低レベル出力電圧 (SDA)	V _{OL}	SDA 3mA 流入時	0.0		0.4	V
高レベル入力電流	I _{IH}	SDA, SCL=4.5V印加時	-10		+10	μA
低レベル入力電流	I _{IL}	SDA, SCL=0.4V印加時	-10		+10	μA
クロック周波数	f _{SCL}				100	kHz

項目	記号	測定条件	最小	標準	最大	単位
データ転送待ち時間	t _{BUF}		4.7			μs
SCL開始ホールド時間	t _{HD} :STA		4.0			μs
SCL低レベルホールド時間	t _{LOW}		4.7			μs
SCL高レベルホールド時間	t _{HIGH}		4.0			μs
SCL開始セットアップ時間	t _{SU} :STA		4.7			μs
SDAデータホールド時間	t _{HD} :DAT		200			ns
SDAデータセットアップ時間	t _{SU} :DAT		250			ns
SCL立ち上がり時間	t _R				1000	ns
SCL立ち下がり時間	t _F				300	ns
SCL停止セットアップ時間	t _{SU} :STO		4.0			μs

I²C BUS コントロール信号



I²C BUS



I²C BUS (Inter IC BUS) はフィリップス社の開発した機器内バスシステムです。これはSDA, SCLの2ラインでデータの送受信を行ないます。データはバイト単位でスタートコンディションからMSBファーストで行なわれます。

[コントロールレジスタ]

コントロールレジスタはMM1422シリーズのスイッチ状態を決めるため、マスターよりデバイスに送られるデータです。

S	スレーブアドレス							R/W	A	コントロールレジスタ 1								A	コントロールレジスタ 2								A	P
	1	0	0	1	0	0	0			b7	b6	b5	b4	b3	b2	b1	b0		b7	b6	b5	b4	b3	b2	b1	b0		
	1	0	0	1	0	0	0	0		b7	b6	b5	b4	b3	b2	b1	b0		b7	b6	b5	b4	b3	b2	b1	b0		

アドレスバイト

コントロールデータ

データフォーマットは上図のように設定してあります。アドレスバイトの内先頭7ビットがスレーブアドレスに、残り1ビットがR/Wビットに割り当てられています。コントロールレジスタとして使用する場合はR/Wビットを0に設定します。スレーブアドレスは90Hです。コントロールレジスタの各ビットは電源投入時に0にリセットされます。また、アドレスバイトとコントロールデータ2バイトの3バイト構成で制御を行ないます。コントロールレジスタ1、2に対する制御内容については添付制御表をご覧ください。

[コントロールレジスタ1]

b7	b6	b5	b4	b3	b2	b1	b0
OUT 1 Select		OUT 2 Select		OUT 3 Select		FS CTRL	

[コントロールレジスタ2]

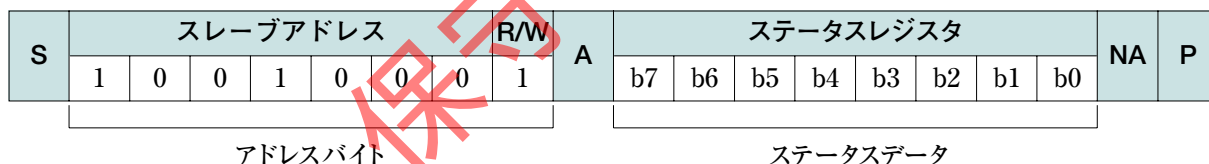
b7	b6	b5	b4	b3	b2	b1	b0
0, 12dB Select	Port 1 CTRL	Port 2 CTRL	Audio OUT2 Gain Select	Audio OUT3 Gain Select	Mute		

3バイト目以降の停止条件がなく、連続して4バイト目以降のデータが発生した場合（過長データ）、デバイスはACK信号を含めた一切の処理を打ち切ります。このため、4バイト目以降のデータによりSWが切り替わるような誤動作は発生しません。

また、Audio outはMUTE端子をHとすることで、I²Cロジックに関係なく強制ミュートを掛ける事ができます。（強制ミュートは一度にOUT1～3の全てがミュート状態となります。）

[ステータスレジスタ]

マスターへのデバイス情報リターン処理は用意されておりません。R/Wビットに1を立てた場合、ステータスレジスタは全て1を返します。この時、各SWの制御は一切発生しません。



スイッチ制御表

[コントロールレジスタ1] (第2バイト)

b7	b6	b5	b4	b3	b2	b1	b0	V OUT1	A OUT1	V OUT2	A OUT2	V OUT3	A OUT3	FS
0	0							※1	MUTE					
0	1							TUNER	TUNER					
1	0							SCART E1	SCART E1					
1	1							SCART E2	SCART E2					
		0	0							※1	MUTE			
		0	1							TUNER	TUNER			
		1	0							SCART E1	SCART E1			
		1	1							EXT IN	EXT IN			
				0	0							※2	MUTE	
				0	1							EXT IN	EXT IN	
				1	0							SCART E2	SCART E2	
				1	1							SCART E2	SCART E2	
						0	0							Low
						0	1							Middle
						1	0							High
						1	1							High

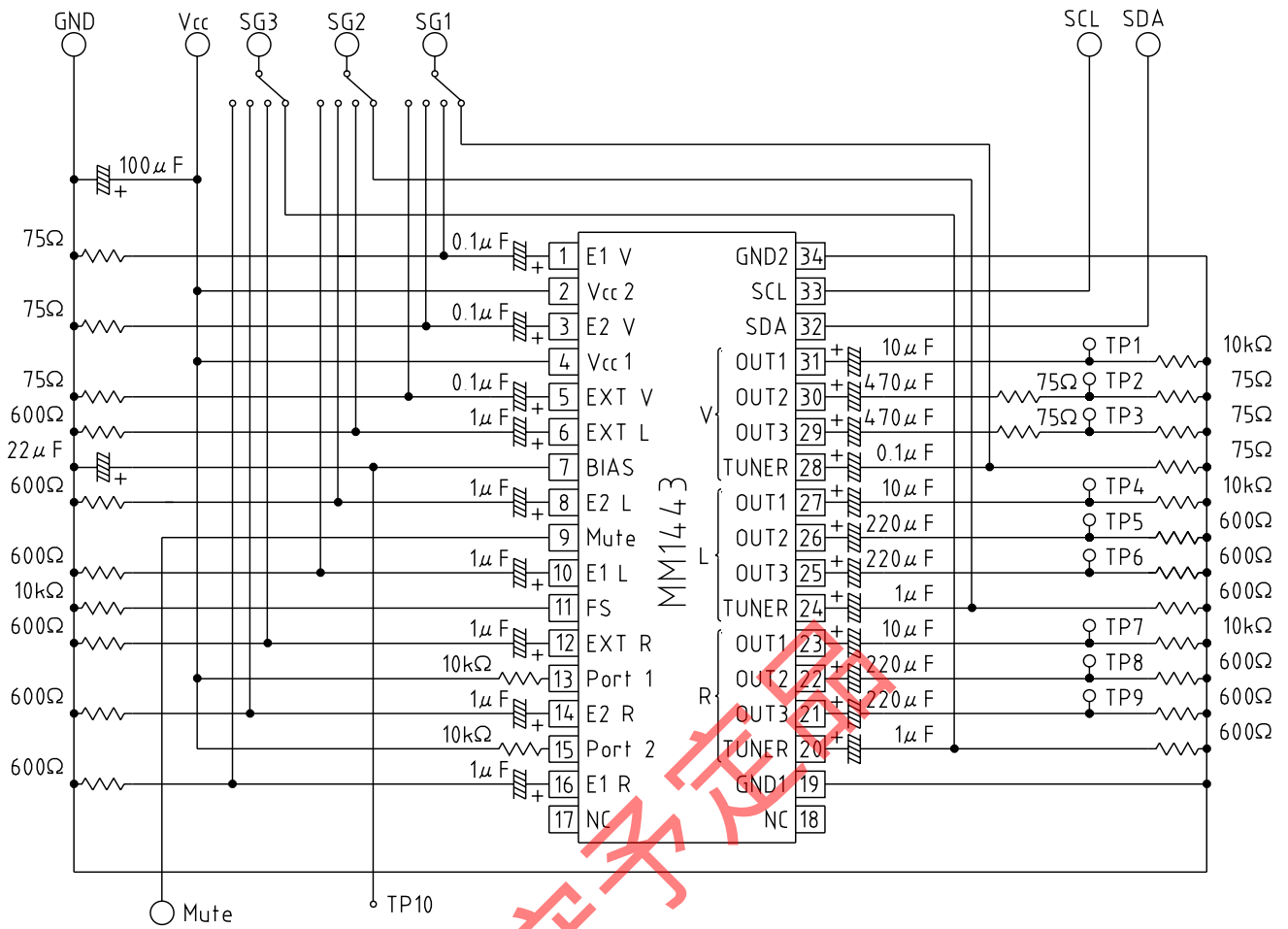
注1:※1 前の選択状態を保持しています。パワーON時はTUNERが選択されています。

注2:※2 前の選択状態を保持しています。パワーON時はEXT INが選択されています。

[コントロールレジスタ2] (第3バイト)

b7	b6	b5	b4	b3	b2	b1	b0	0, 12dB	Port 1	Port 2	GainOUT2	GainOUT3	MUTE
0								0dB					
1								12dB					
	0								Low				
	1								High				
		0								Low			
		1								High			
			0	0							0dB		
			0	1							2dB		
			1	0							4dB		
			1	1							6dB		
					0	0						0dB	
					0	1						2dB	
					1	0						4dB	
					1	1						6dB	
							0						OFF
							1						ON

測定回路図



応用回路図

