

# DVDプレーヤ用映像信号ドライバIC Monolithic IC MM1568

'02.7.10

## 概要

本ICは、DVDプレーヤ用に開発した6chプログレッシブ対応映像信号ドライバICです。DA変換時のノイズ成分を減衰するローパスフィルタと6dBアンプ・75Ω×3系統ドライバ(コンポーネント回路部は2系統)を内蔵しています。

また、出力カップリングコンデンサ容量低減のためのSAG補正端子や出力端子部のESD保護素子の強化により外付けESD保護ダイオードの削減を可能としています。

## 特長

- (1) SAG補正端子付き
- (2) 75Ωドライバは3系統ドライブ可能
- (3) 4次のローパスフィルタ内蔵  
f特：6.75MHz 0±1dB／27MHz-27dB min. (コンポーネント回路部は2系統)  
13.5MHz 1±1dB／54MHz-24dB min.
- (4) 6dBアンプ内蔵
- (5) パワーセーブ機能内蔵
- (6) S/N=80dB typ.(Y/C mix:74dB typ.)
- (7) 気中放電にて±15kVのESD保護耐圧(IEC規格)
- (8) コンポーネント回路部は制御端子によりRGB信号への対応が可能

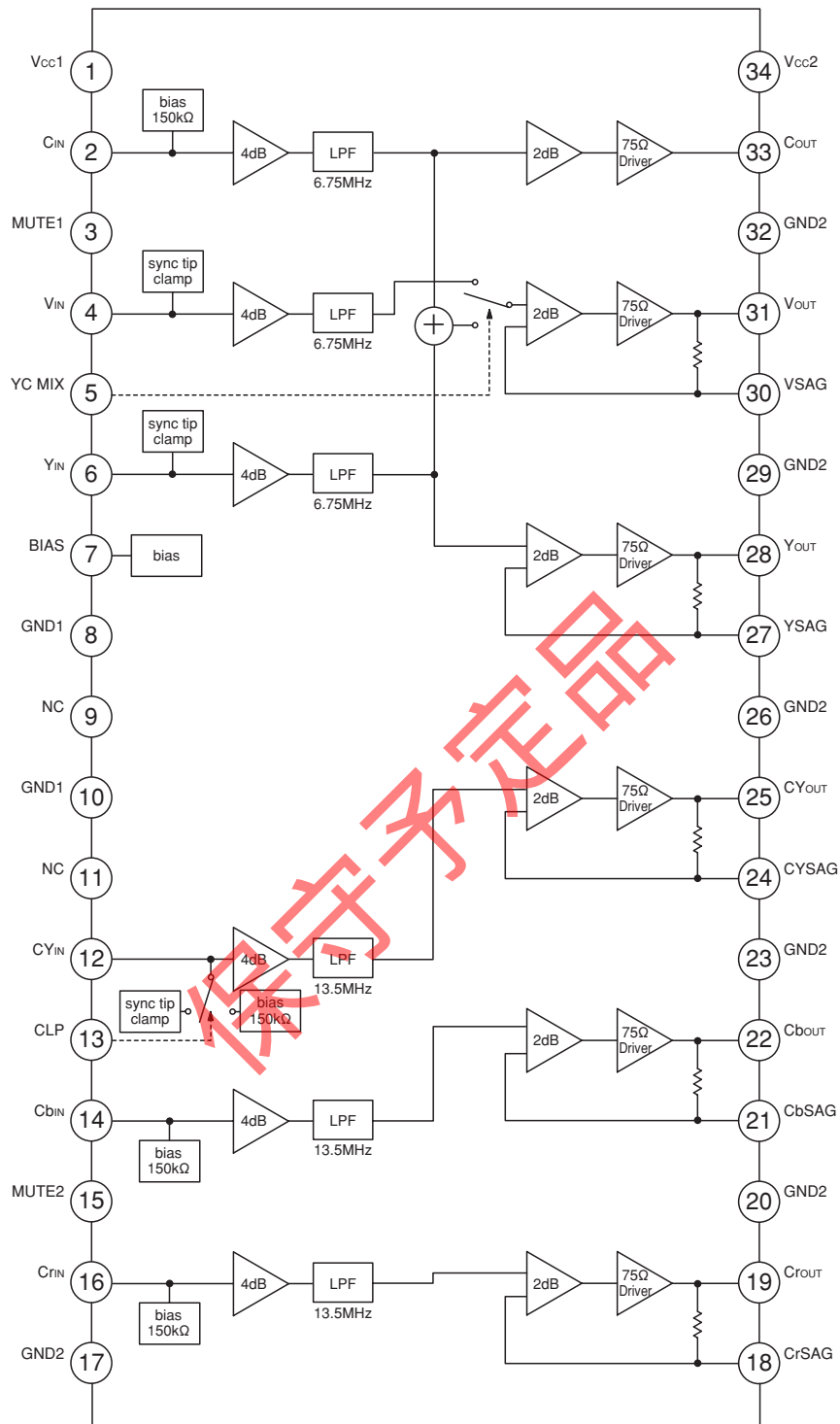
## パッケージ

SSOP-34A

## 用途

- (1) プログレッシブ映像対応DVDプレーヤ
- (2) デジタルSTB
- (3) その他のデジタル映像機器

ブロック図



端子接続図



SSOP-34A

1	Vcc1	18	CrSAG
2	C <sub>IN</sub>	19	Crout
3	MUTE1	20	GND2
4	V <sub>IN</sub>	21	CbSAG
5	YC MIX	22	Cbout
6	Y <sub>IN</sub>	23	GND2
7	BIAS	24	CYSAG
8	GND1	25	CY <sub>OUT</sub>
9	NC	26	GND2
10	GND1	27	YSAG
11	NC	28	Y <sub>OUT</sub>
12	CY <sub>IN</sub>	29	GND2
13	CLP	30	VSAG
14	Cb <sub>IN</sub>	31	V <sub>OUT</sub>
15	MUTE2	32	GND2
16	Cr <sub>IN</sub>	33	C <sub>OUT</sub>
17	GND2	34	Vcc2

端子説明

ピンNo.	端子名	機能	内部等価回路図
1 34	Vcc1 Vcc2	Vcc	
2	CIN	クロマ入力	
3 15	MUTE1 MUTE2	ミュート選択  Using of MUTE and POWER-SAVING.	
4 6	VIN YIN	映像入力 (コンポジット or Y)  Input clamp : Sync tip	
5	YC MIX	YCミックス選択	

端子説明

ピンNo.	端子名	機能	内部等価回路図
7	BIAS	バイアス	
8 10 17 20 23 26 29 32	GND1 GND1 GND2 GND2 GND2 GND2 GND2 GND2	GND	
9	NC	NC	
11	NC	NC	
12	CY <sub>IN</sub>	輝度入力  The input can select Sync tip clamp or Bias.	
13	CLP	入力クランプ選択	
14 16	Cb <sub>IN</sub> Cr <sub>IN</sub>	色差入力	

端子説明

ピンNo.	端子名	機能	内部等価回路図	
18 21 24 27 30	Crout Cbout CYout Yout Vout	信号出力		
19 22 25 28 31	CrSAG CbSAG CYSAG YSAG VSAG	サグ補正		
33	Cout	クロマ出力		

最大定格 (Ta=25°C)

項目	記号	定格	単位
保存温度	TSTG	-65~+150	°C
動作温度	TOPR	-40~+85	°C
電源電圧	Vcc max.	7	V
許容損失※1	Pd	1.4	W

注:※1 基板実装時の許容損失です。実装基板サイズ100×100×1.6mm

推奨動作条件

項目	記号	定格	単位
動作温度	TOPR	-40~+85	°C
動作電圧	VccOP	4.5~5.5	V

**電気的特性** (特記なき場合Ta=25°C、Vcc=5V)

項目	記号	測定条件	最小	標準	最大	単位
消費電流	Icc1	無信号	74	97	126	mA
	Icc2	無信号 MUTE1 : ON	36	51	66	mA
	Icc3	無信号 MUTE2 : ON	39	55	71	mA
	Icc4	無信号 MUTE1 and MUTE2 : ON	1	3	5	mA
クロマ入力	V <sub>CIN</sub>		1.9	2.4	2.9	V
コンポジットビデオ入力	V <sub>VIN</sub>		1.15	1.4	1.65	V
輝度入力	V <sub>YIN, CYIN</sub>		1.15	1.4	1.65	V
色差入力	V <sub>CbIN, CrIN</sub>		1.9	2.4	2.9	V
クロマ出力	V <sub>COUT</sub>			2.4		V
コンポジットビデオ出力	V <sub>VOUT</sub>			1.1		V
輝度出力	V <sub>YOUT, CYOUT</sub>			1.1		V
色差出力	V <sub>CbOUT, CrOUT</sub>			2.4		V
制御端子入力電流	H I <sub>IHm</sub> ※2				350	μA
	L I <sub>ILm</sub> ※2				35	μA
制御端子入力電圧	H V <sub>thHm</sub> ※2		2.1			V
	L V <sub>thLm</sub> ※2				0.7	V
入力インピーダンス	Z <sub>CIN, CbIN, CrIN</sub>		100	150	200	kΩ
電圧利得	G <sub>1,2,3,5,6</sub> ※3	SIN wave : 1V f=100kHz	5.7	6.0	6.3	dB
	G <sub>2,1,4,7,8</sub> ※3	SIN wave : 1V f=100kHz	5.7	6.0	6.3	dB
周波数特性	f <sub>1~5</sub> ※3	SIN wave : 1V 6.75MHz/100kHz	-1.0	0	1.0	dB
	f <sub>2~5</sub> ※3	SIN wave : 1V 27MHz/100kHz		-40	-27	dB
	f <sub>36</sub> ※3	SIN wave : 1V 13.5MHz/100kHz	0	1.0	2.0	dB
	f <sub>4,7,8</sub> ※3	SIN wave : 0.7V 13.5MHz/100kHz	0	1.0	2.0	dB
	f <sub>5,6~8</sub> ※3	SIN wave : 1V 54MHz/100kHz		-40	-24	dB
微分利得	DG <sub>1~3</sub> ※3	Staircase signal 1V		0.6	1.0	%
微分位相	DP <sub>1~3</sub> ※3	Staircase signal 1V		0.6	1.0	°
出力ダイナミックレンジ	DR <sub>n</sub> ※3	SIN wave : 100kHz THD=1.0%	2.6	3.0		V
クロストーク	CT <sub>n</sub> ※3	f=4.43MHz, 1V		-60	-55	dB
S/N	SN <sub>1,4~5</sub> ※3	BW : 100k~6MHz		-80		dB
	SN <sub>2,1~3</sub> ※3	BW : 100k~6MHz at MIX OUT		-74		dB
	SN <sub>3,6~8</sub> ※3			-80		dB
群遅延時間	t <sub>1GD1~5</sub> ※3	at 100kHz		50		ns
	t <sub>2GD6~8</sub> ※3	at 100kHz (コンポーネント)		30		ns
群遅延時間偏差	Δt <sub>1GDn</sub> ※3	to 3.58MHz		4		ns
	Δt <sub>2GDn</sub> ※3	to 4.43MHz		7		ns
	Δt <sub>3GD1~5</sub> ※3	to 6MHz		12		ns
	Δt <sub>4GD6~8</sub> ※3	to 6MHz (コンポーネント)		4		ns
	Δt <sub>5GD6~8</sub> ※3	to 12MHz (コンポーネント)		12		ns

注:※2 添え数“m”は右表の端子を表す。

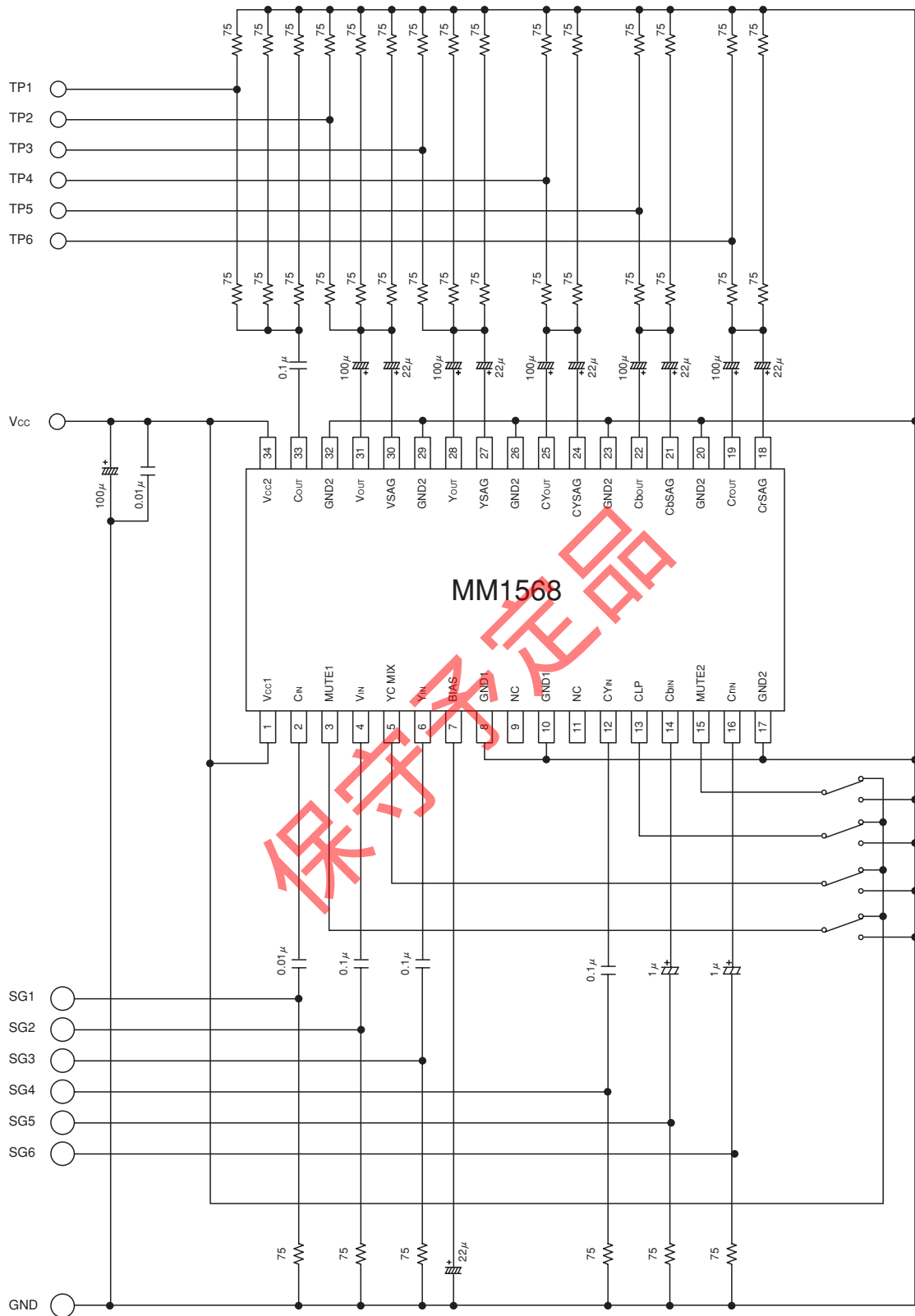
m	端子
1	MUTE1
2	MUTE2
3	YC MIX
4	CLP

注:※3 添え数“n”は下表の組み合わせを表す。

n	入力	出力
1	C <sub>IN</sub>	V <sub>OUT</sub>
2	V <sub>IN</sub>	
3	Y <sub>IN</sub>	
4	C <sub>IN</sub>	C <sub>OUT</sub>

n	入力	出力
5	Y <sub>IN</sub>	Y <sub>OUT</sub>
6	CY <sub>IN</sub>	CY <sub>OUT</sub>
7	C <sub>bIN</sub>	C <sub>bOUT</sub>
8	C <sub>rIN</sub>	C <sub>rOUT</sub>

測定回路図





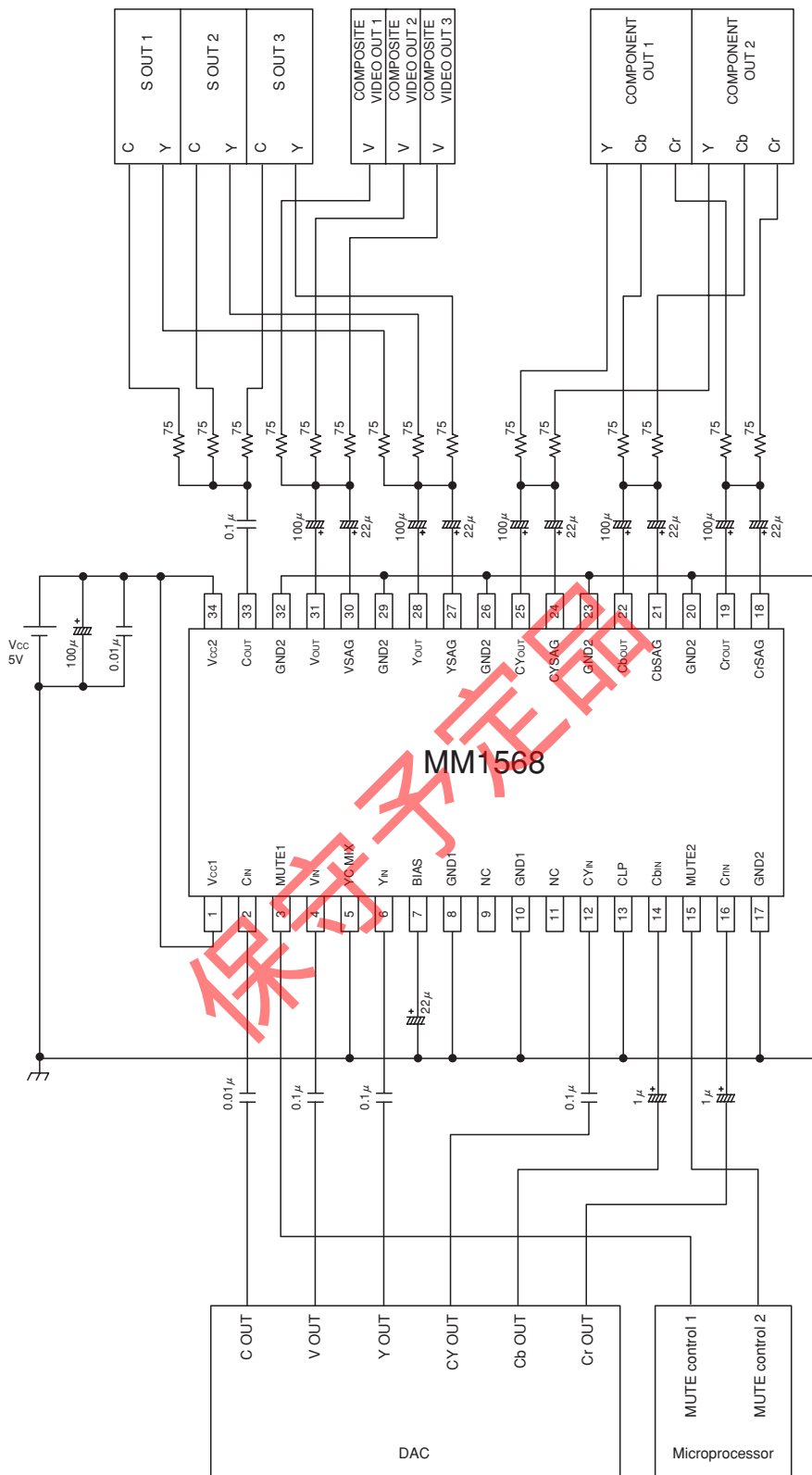
スイッチ制御表

入力選択	出力端子	制御端子			
		MUTE1	YC MIX	MUTE2	CLP
MUTE	C <sub>OUT</sub>	Low	*	*	*
C <sub>IN</sub>		High	*	*	*
MUTE	V <sub>OUT</sub>	Low	*	*	*
Y <sub>IN</sub> + C <sub>IN</sub>		High	Low	*	*
V <sub>IN</sub>			High	*	*
MUTE	Y <sub>OUT</sub>	Low	*	*	*
Y <sub>IN</sub>		High	*	*	*
MUTE	CY <sub>OUT</sub>	*	*	Low	*
CY <sub>IN</sub> (Clamp)		*	*	High	Low
CY <sub>IN</sub> (Bias)		*	*		High
MUTE	Cb <sub>OUT</sub>	*	*	Low	*
Cb <sub>IN</sub>		*	*	High	*
MUTE	Cr <sub>OUT</sub>	*	*	Low	*
Cr <sub>IN</sub>		*	*	High	*

\*：指定なし

保守予定品

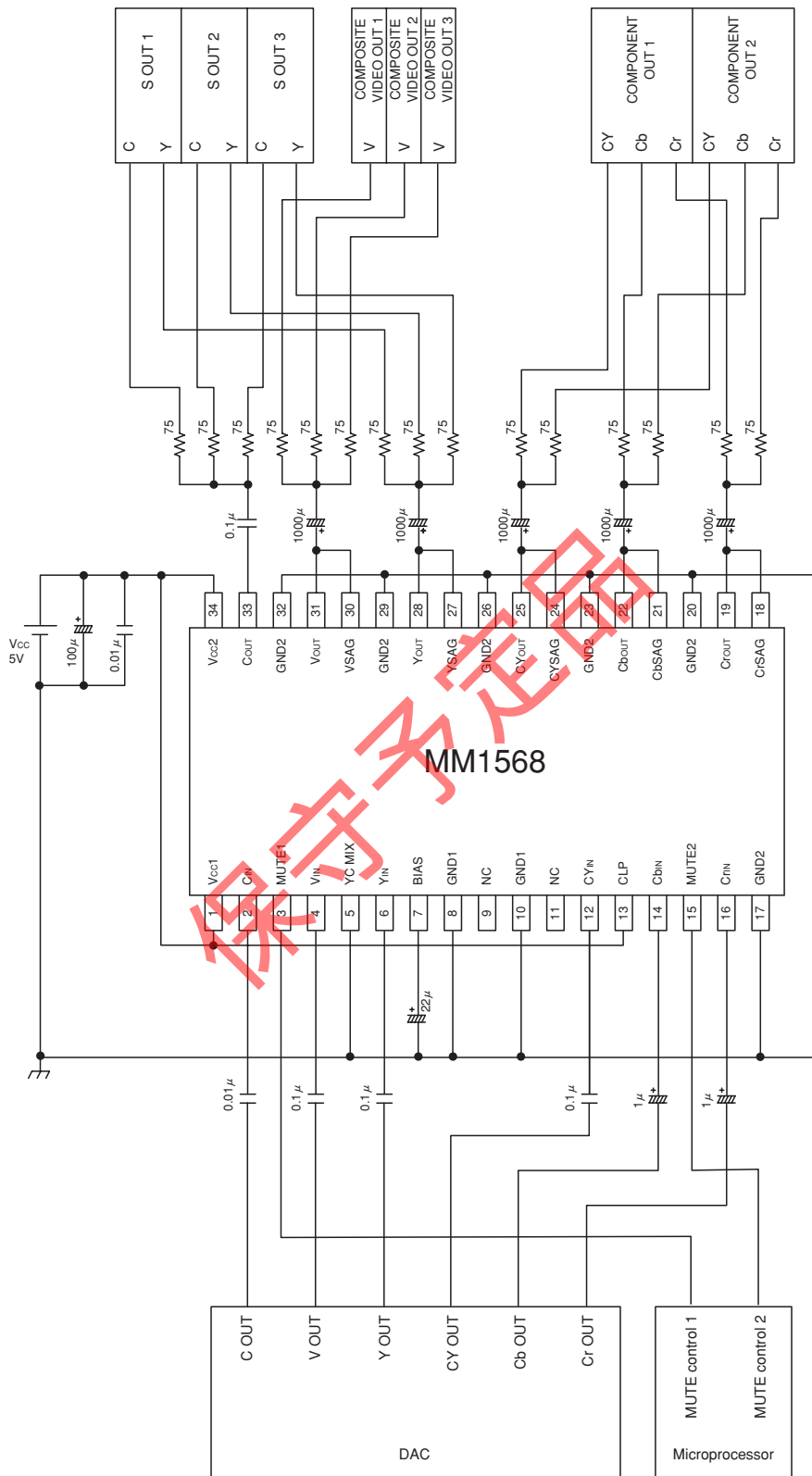
応用回路図1



注：基板設計の際には、電源のバイパスコンデンサはVcc2端子(34 PIN)のできるだけ近くに配置して下さい。

応用回路図2

■ SAG補正機能 未使用時



注：基板設計の際には、電源のバイパスコンデンサはVcc2端子(34 PIN)のできるだけ近くに配置して下さい。